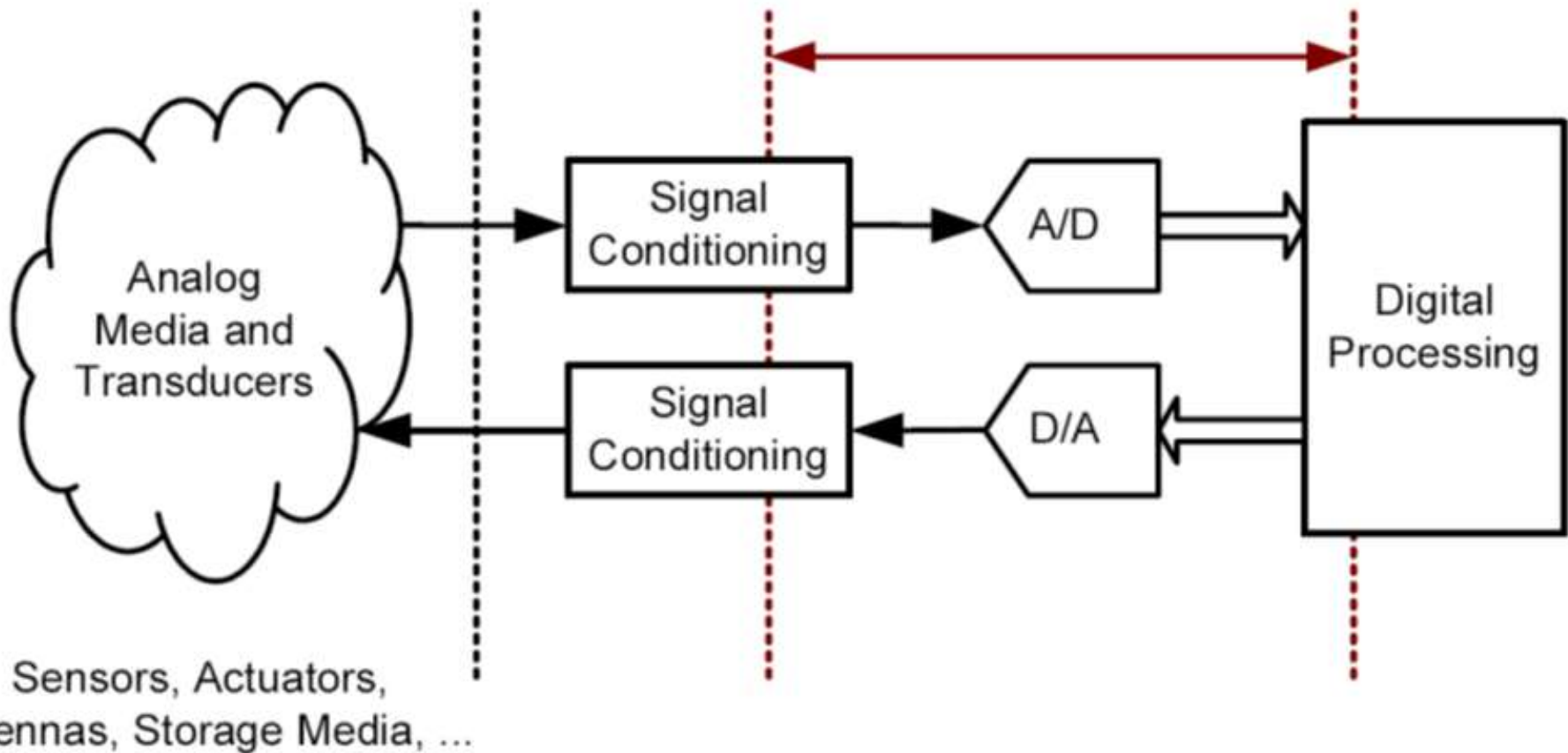


Conversia
Digital-Analogica
Analog-Digitala

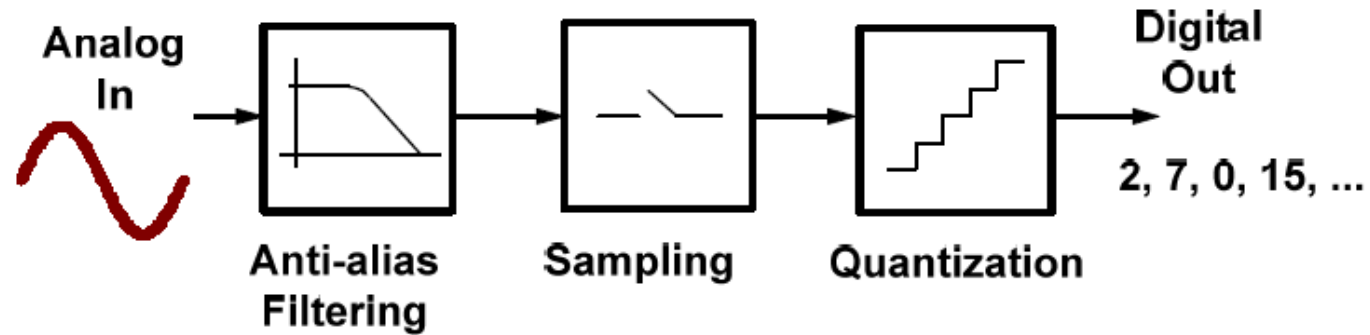
Microprocessor Interface



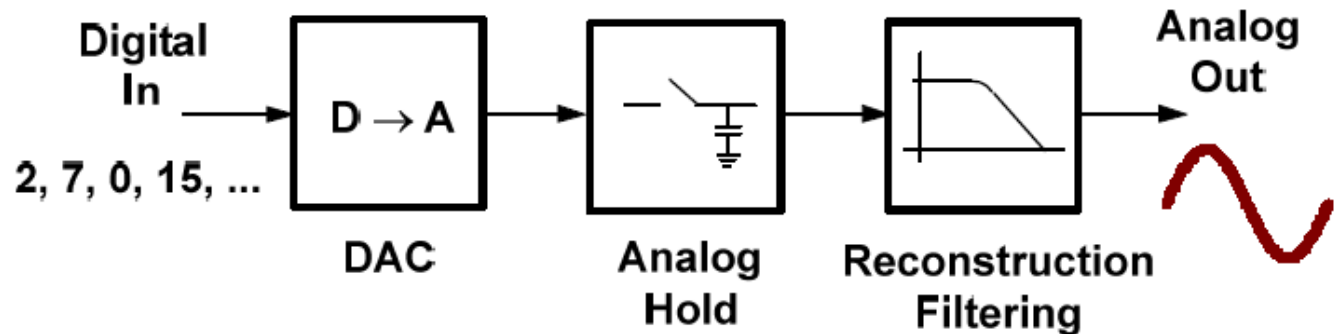
- Ambele semnale din mediul ambiant și semnalele de control trimise pentru a interacționa cu lumea fizică sunt de obicei "analogice" sau variabile în mod continuu.

Sisteme de conversia datelor

A/D Conversion



D/A Conversion



- Pentru a utiliza puterea prelucrarilor digitale, semnalele trebuie să se transforme din forma analogică în forma digitală ptr. masurare și să se transforme din forma digitală în forma analogica la partea de control sau de ieșire al unui sistem de reglaj.

- A typical cell phone contains:

- 4 Rx ADCs

- 4 Tx DACs

- 3 Auxiliary ADCs

- 8 Auxiliary DACs

} Dual Standard, I/Q

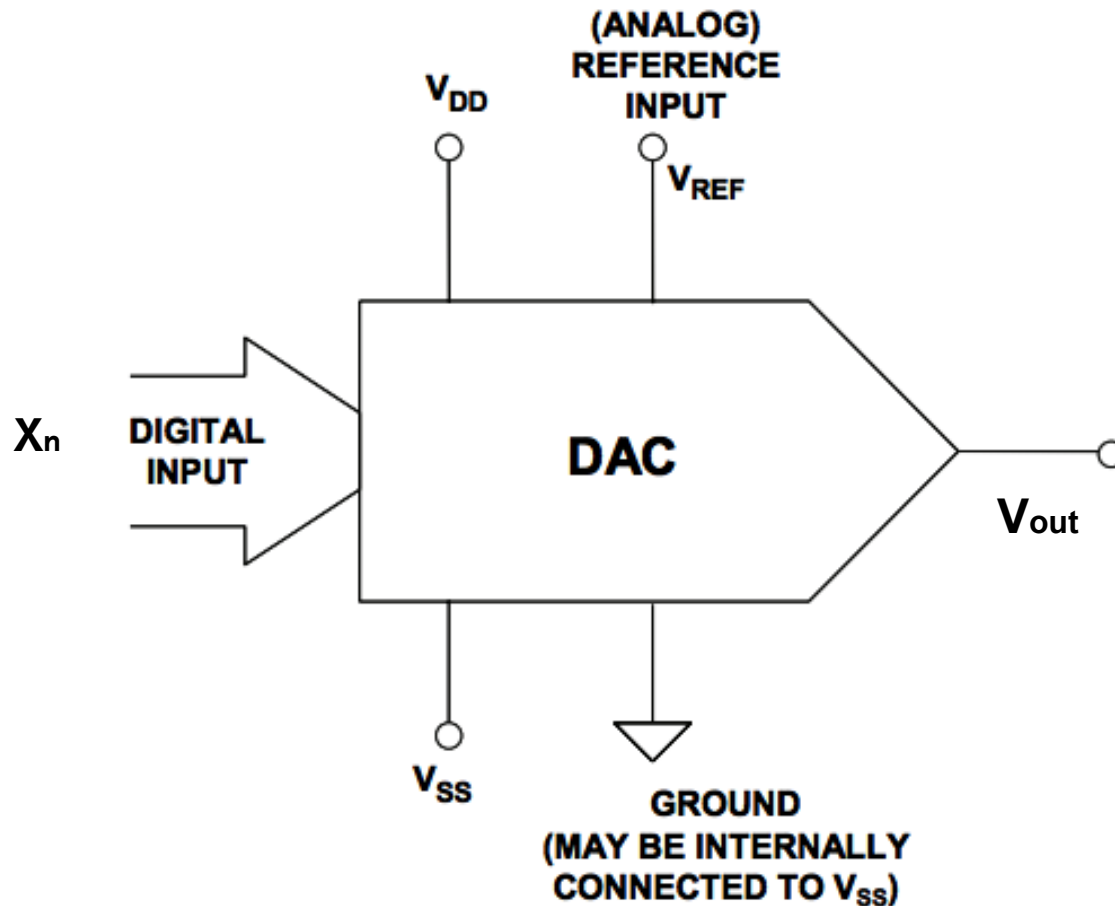
} Audio, Tx/Rx power control, Battery charge

control, display, ...

- A total of 19 data converters!



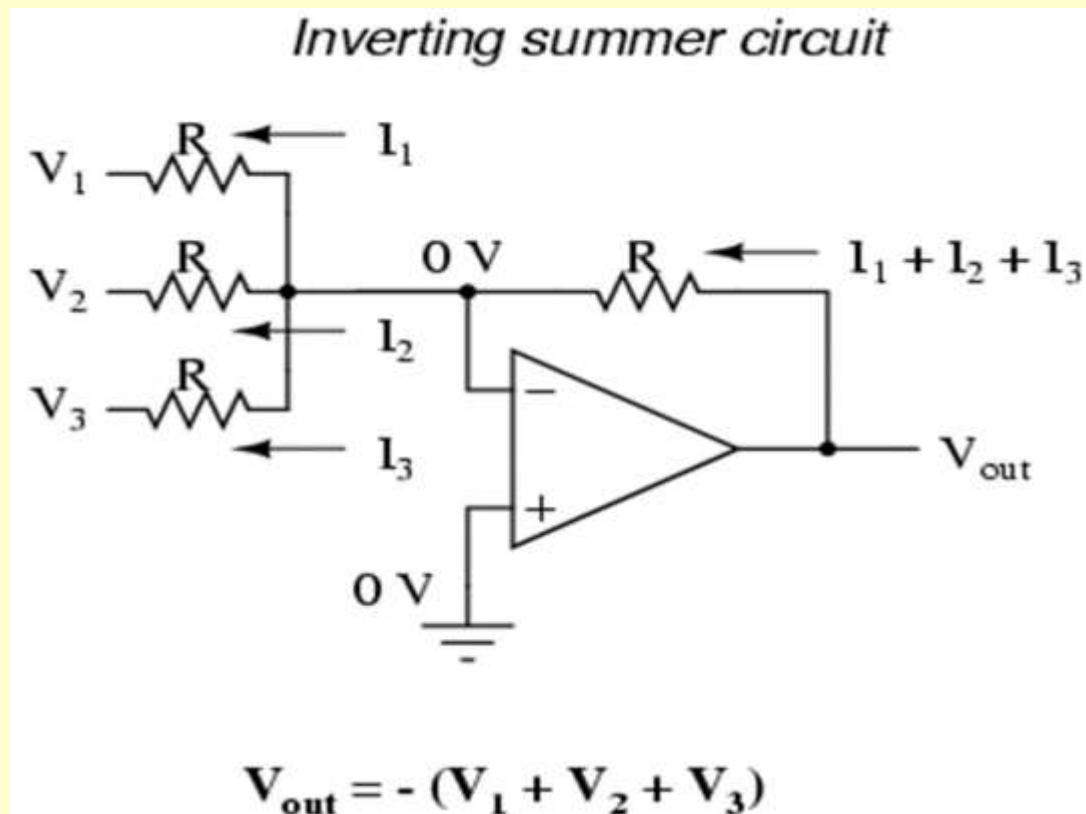
Conversia Digital-Analogica [DAC]



$$V_{out} = \frac{V_{ref}}{2^n} X_n$$

Conversia Digital-Analogica

- Când datele sunt în formă binară, cifrele 0 și 1 pot fi de mai multe forme, cum ar fi forma TTL unde "0" logic poate fi o tensiune de valoare $<0,8\text{ V}$ și "1" logic poate fi o tensiune între 2-5 V.
- Datele în formă binară digitală pot fi convertite într-o formă analogică utilizând un amplificator sumator.
- De exemplu, un simplu convertor D / A de 3 biți poate fi realizat cu un amplificator sumator cu 3 intrări.

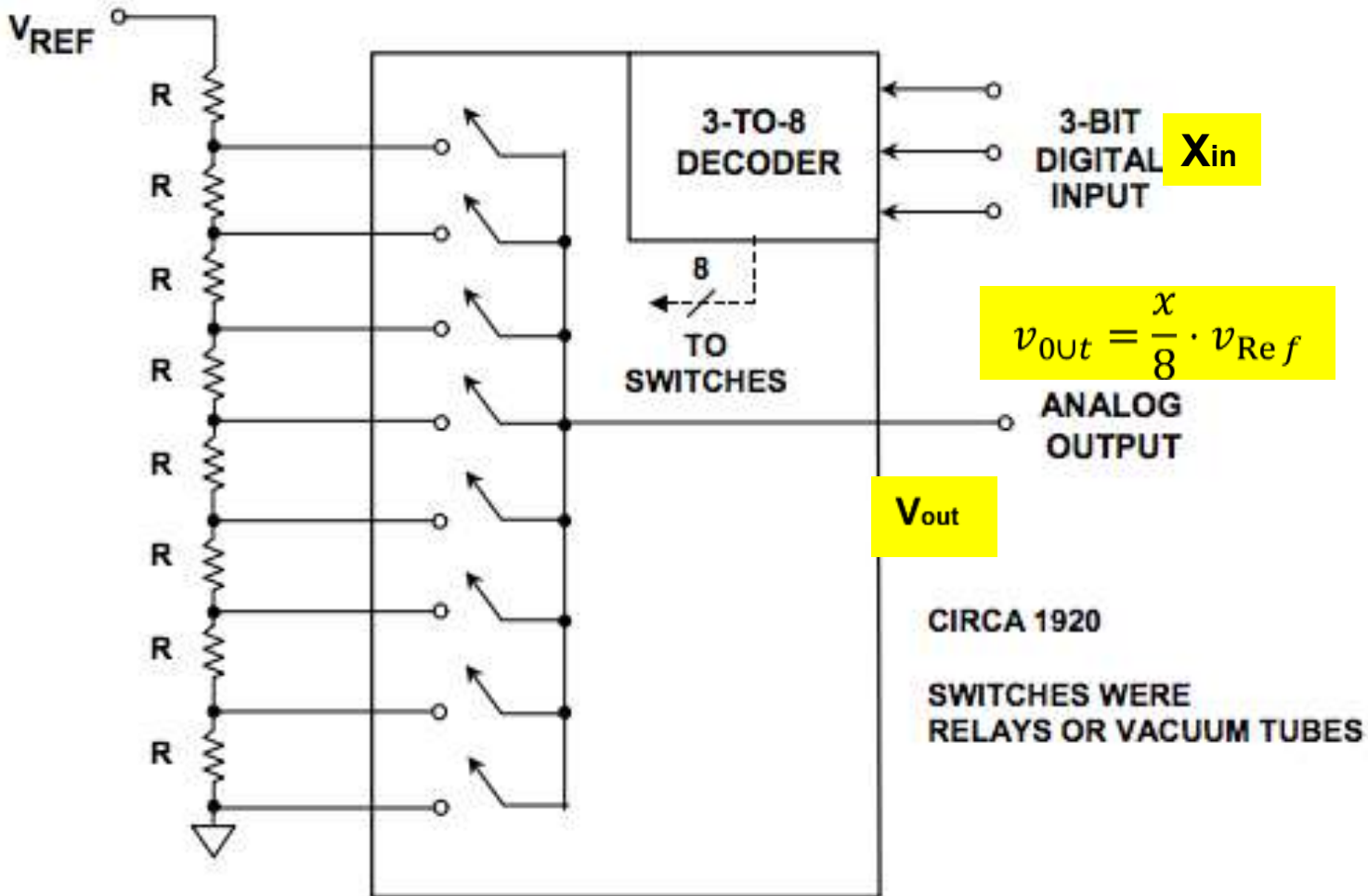


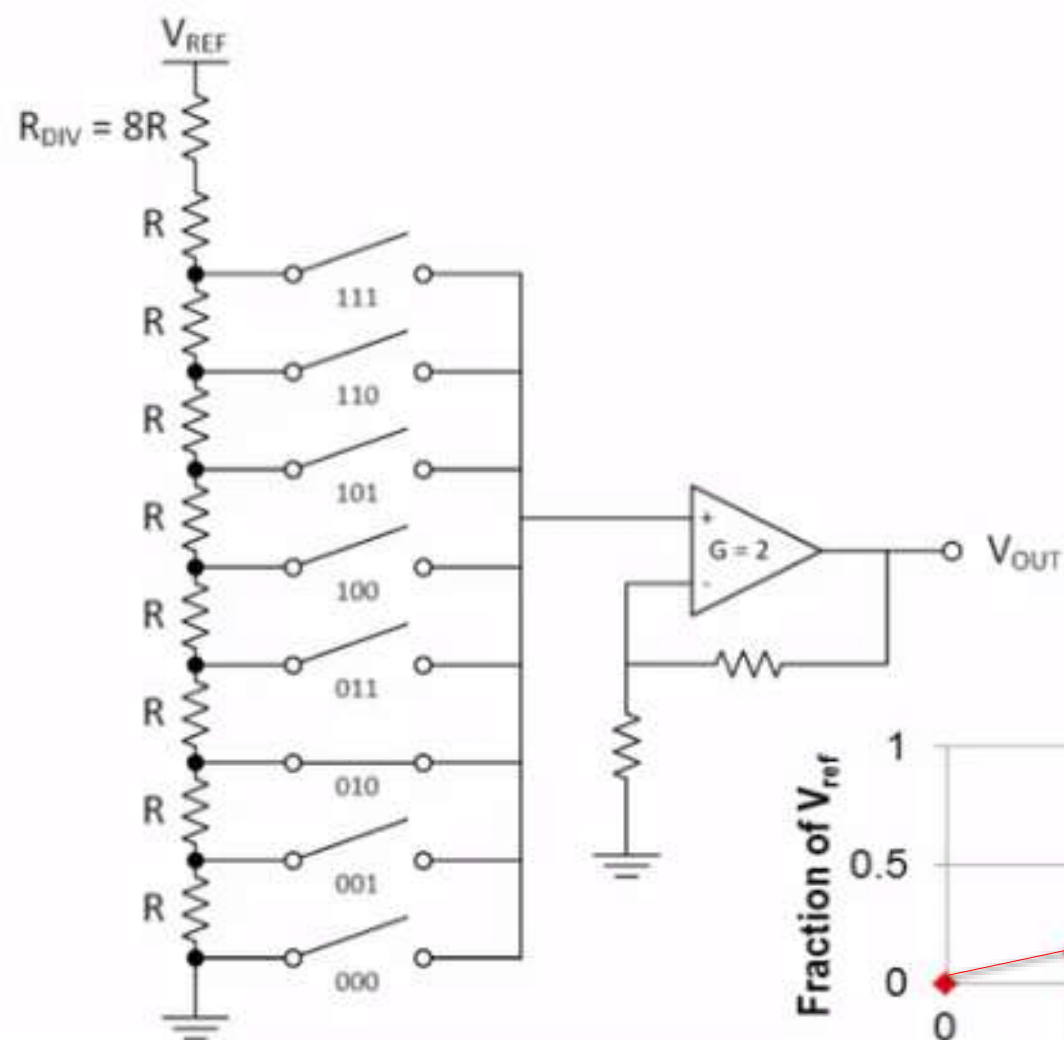
Conversia Digital-Analogica

- **abordari de baza:**

1. Kelvin Divider (String DAC)
2. Binary Weighted DAC
3. R-2R Ladder DAC
4. Multiplying DAC - MDAC
5. Current-Steering DAC
6. Delta-Sigma DAC
7. PWM DAC
8. Capacitive DAC (Charge Redistribution)

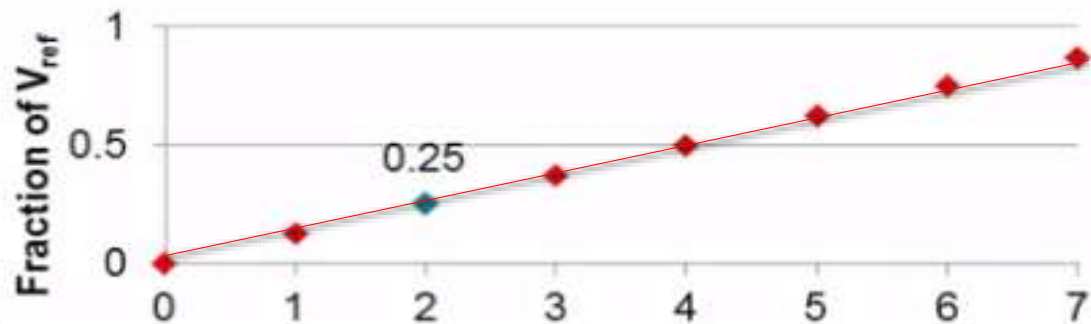
1. Kelvin Divider (String DAC)





$$V_{amp} = V_{ref} * \left(\frac{2R}{16R} \right) = \frac{V_{ref}}{8}$$

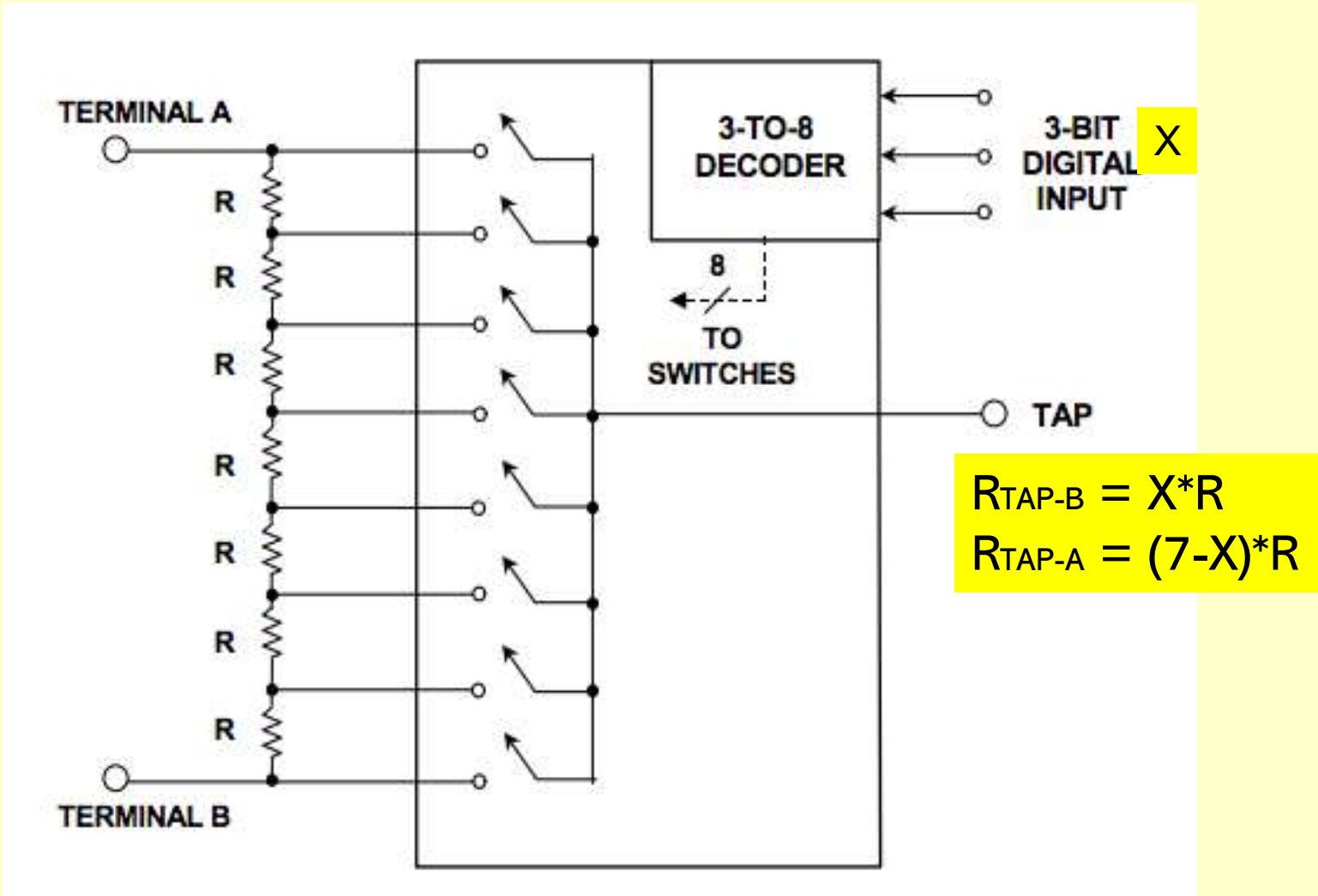
$$V_{out} = V_{amp} * 2 = \frac{V_{ref}}{4}$$



Avantaje: ieftin, consum redus, glitch-uri reduce, capsula mica

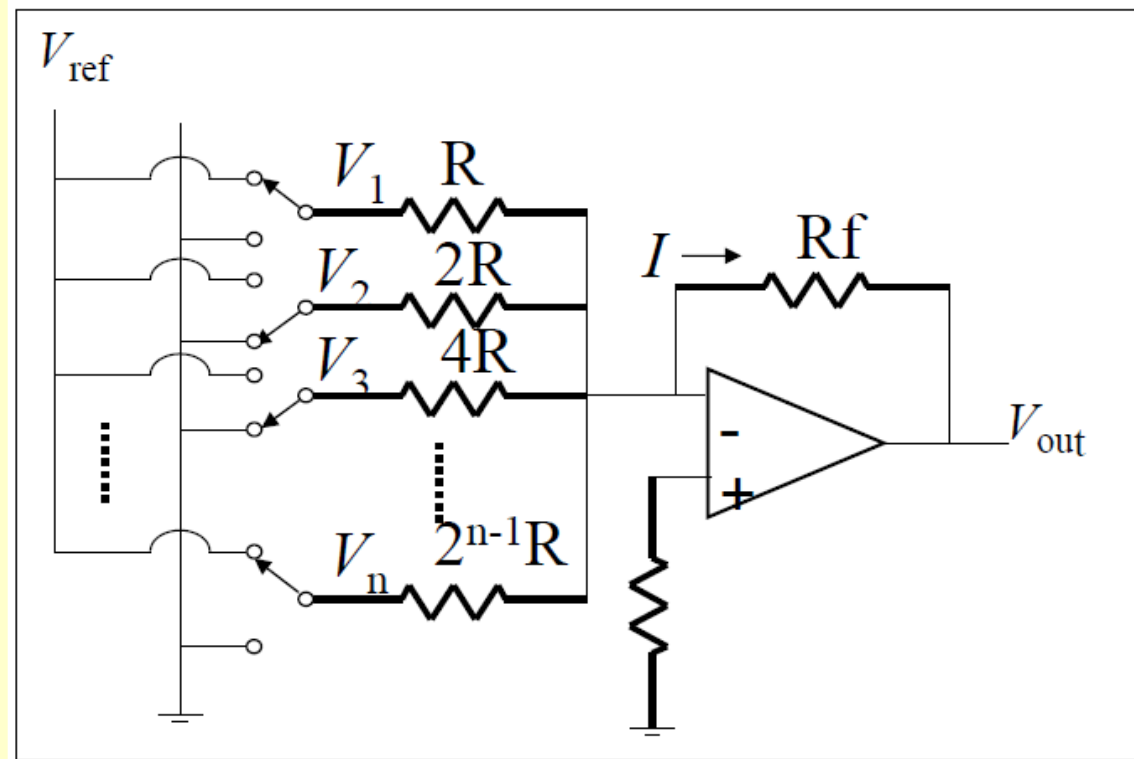
Dezavantaje: rezolutie limitata, linearitate redusa, zgomot, necesita buffer

- O mica schimbare transforma string-DAC intr-un "Potentiometru Digital"



2. Binary-Weighted Resistor DAC

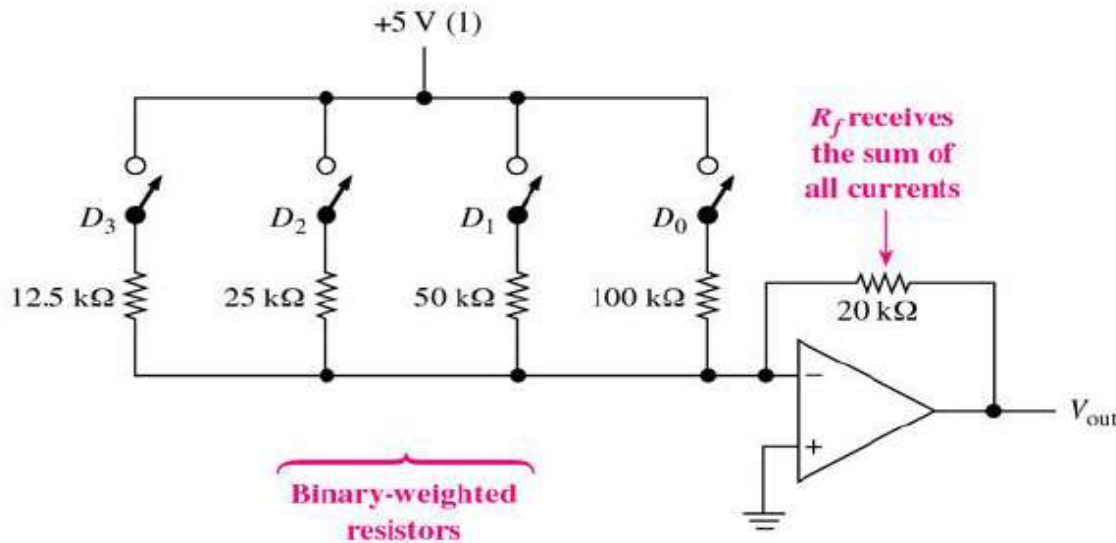
- O cale de a obtine conversia D/A este utilizarea amplificatorului sumator



$$V_{\text{out}} = -IR_f = -R_f \left(\overset{\text{MSB}}{\frac{V_1}{R}} + \frac{V_2}{2R} + \frac{V_3}{4R} + \dots + \frac{V_n}{2^{n-1}R} \right) \leftarrow \text{LSB}$$

- Tensiunile $V_1 \dots V_n$ sunt fie V_{ref} (daca bit=1) sau 0 (daca bit=0)

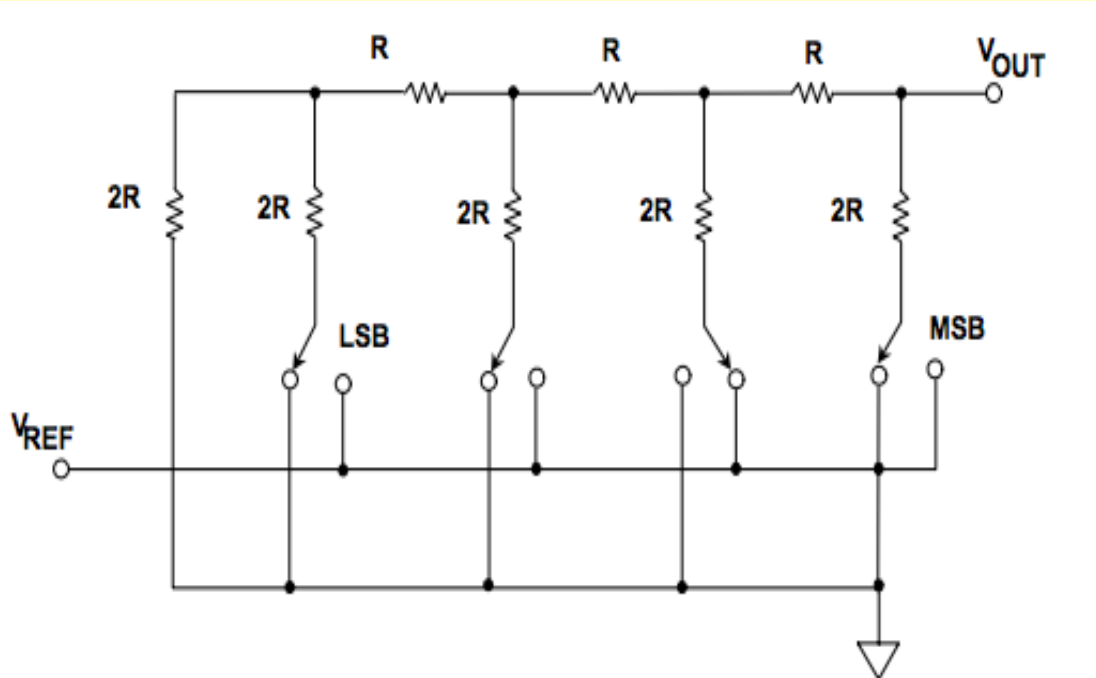
Binary-Weighted DAC



Digital				Analogue
D_3	D_2	D_1	D_0	$V_{out} (-V)$
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

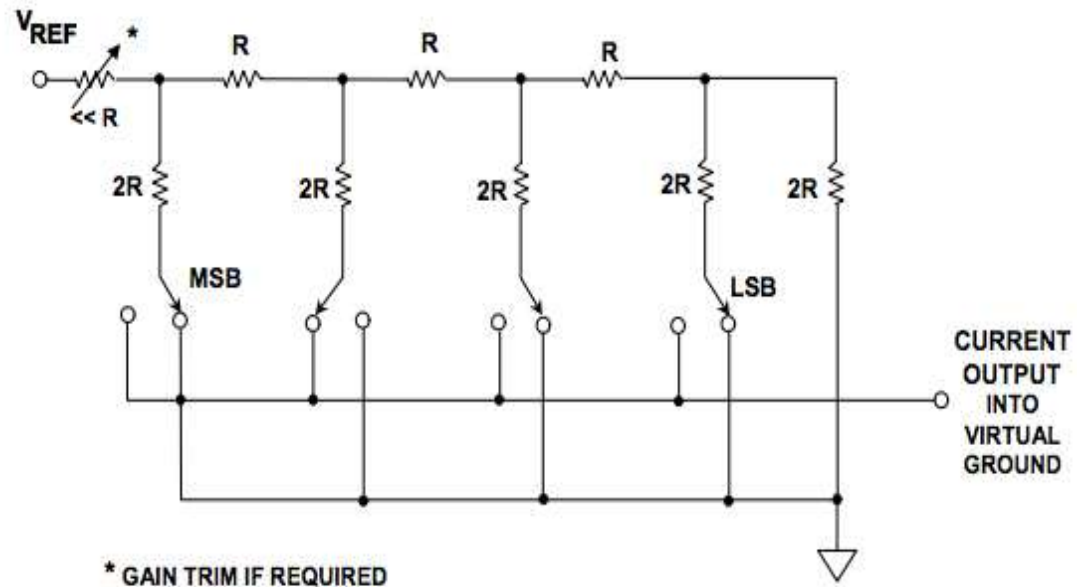
- **Avantaje:** Construcție/analiză simplă ; conversie rapidă
- **Dezavantaje:** Necesită o gamă largă de R de precizie (2048:1 ptr. 12 biți DAC) comutatoare cu R redusă, scumpe
- Această abordare nu este satisfăcătoare, deoarece pentru un număr mare de biți necesită precizie mare la rezistoarele de însumare
- Aceasta problema este depășită de DAC-ul cu rețea R-2R

3. R-2R Ladder DAC

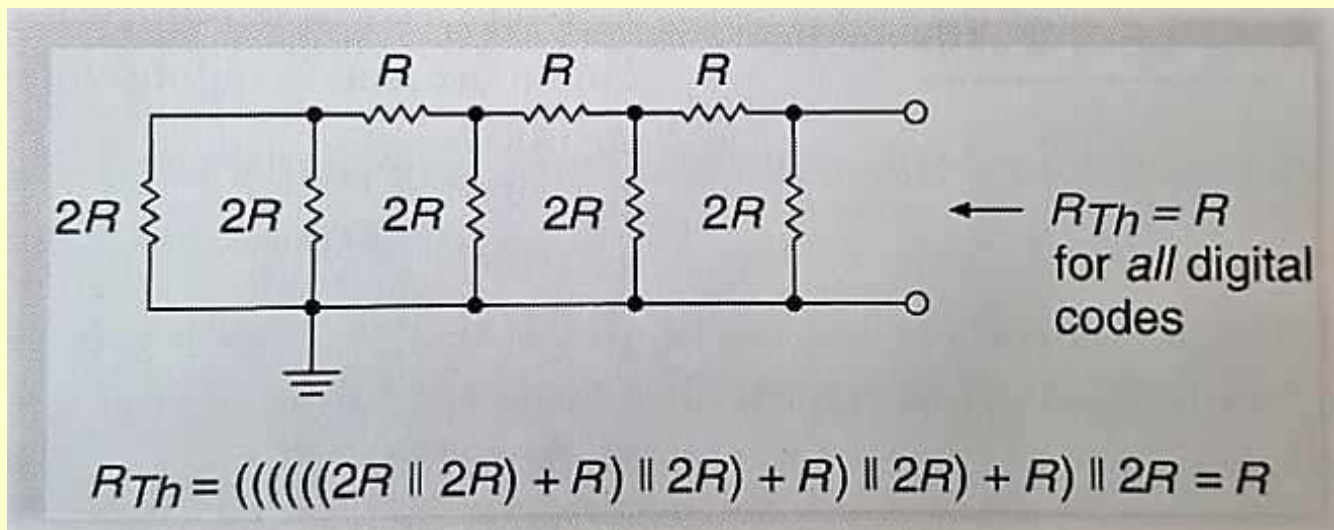
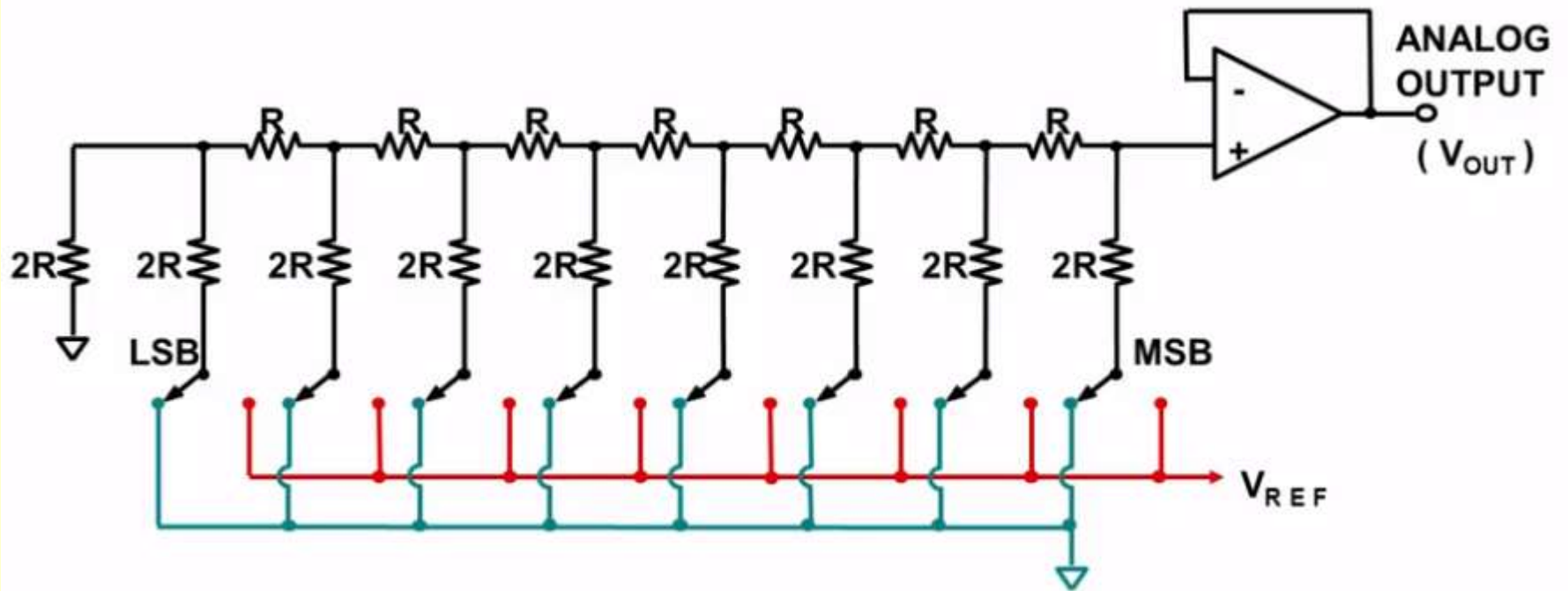


Mod tensiune

Mod Curent



R-2R Ladder DAC



4. R-2R Multiplying DAC Architecture (MDAC)

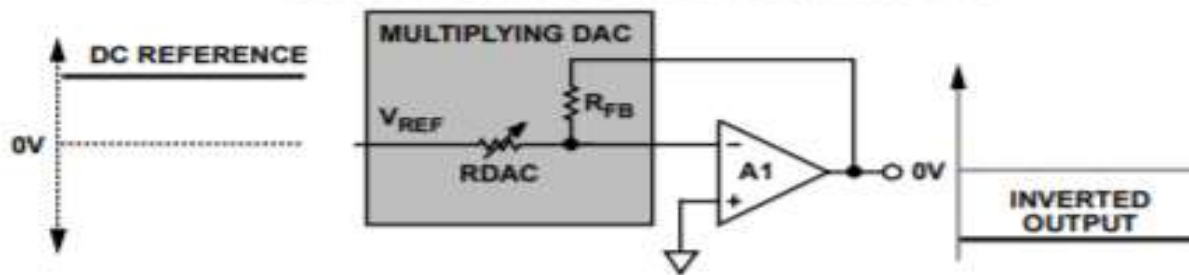
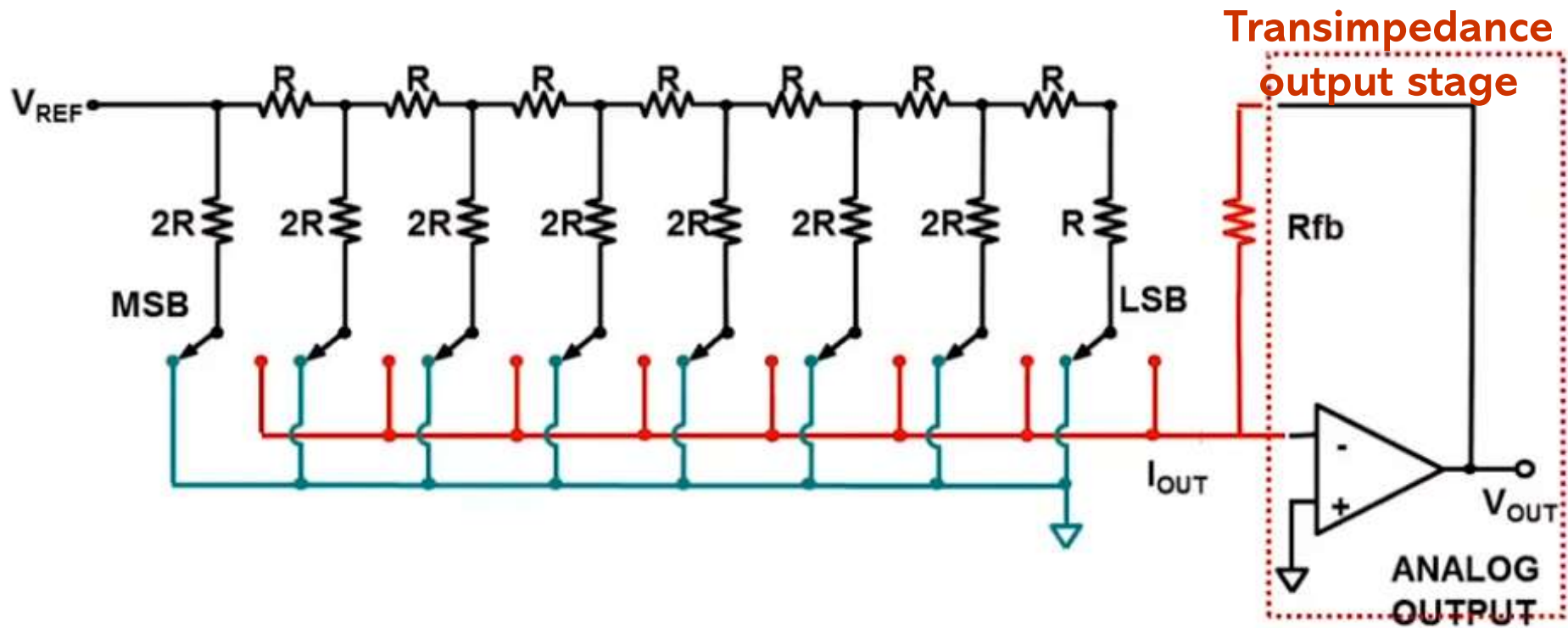


Figure 1. Unipolar Inverting Configuration

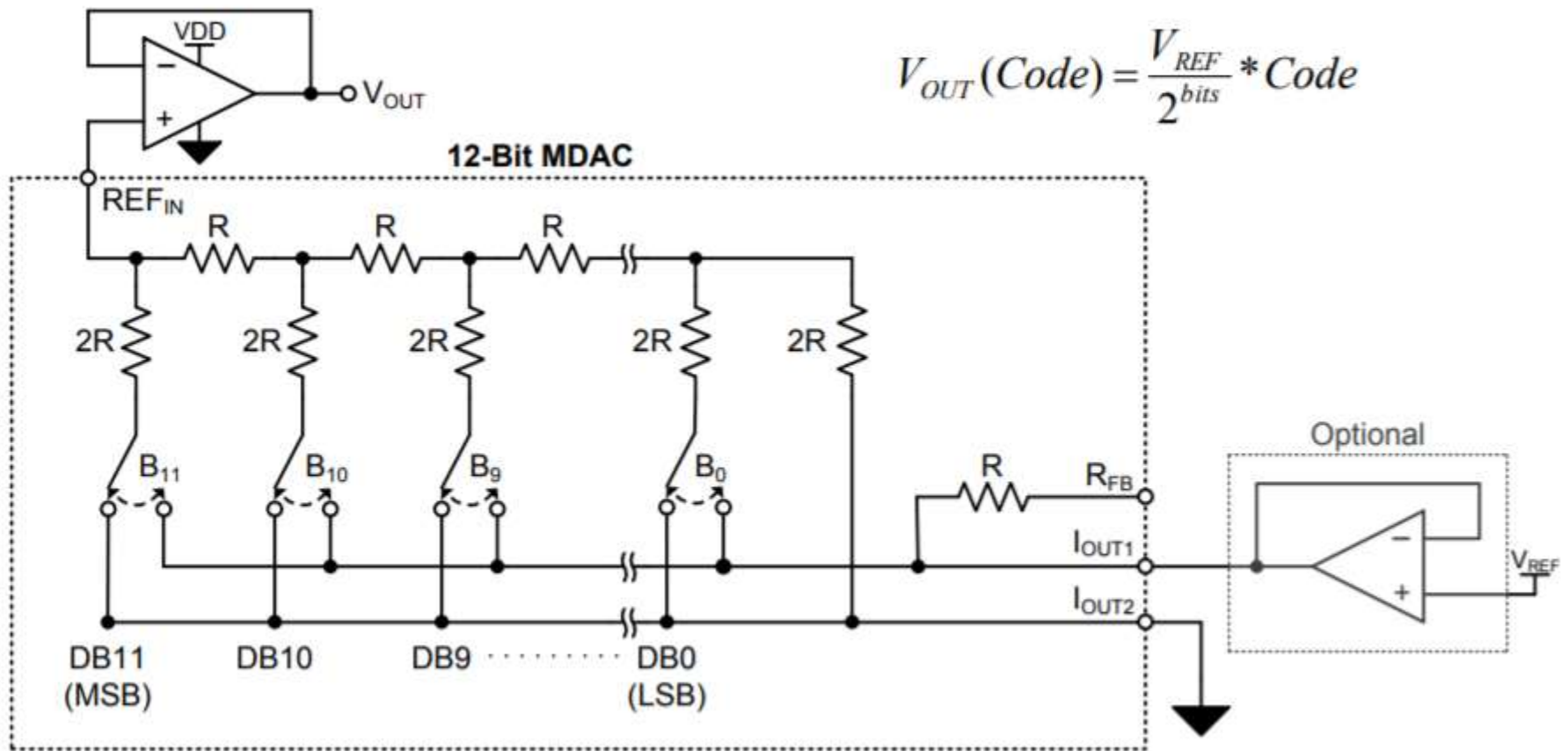
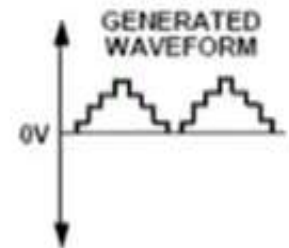
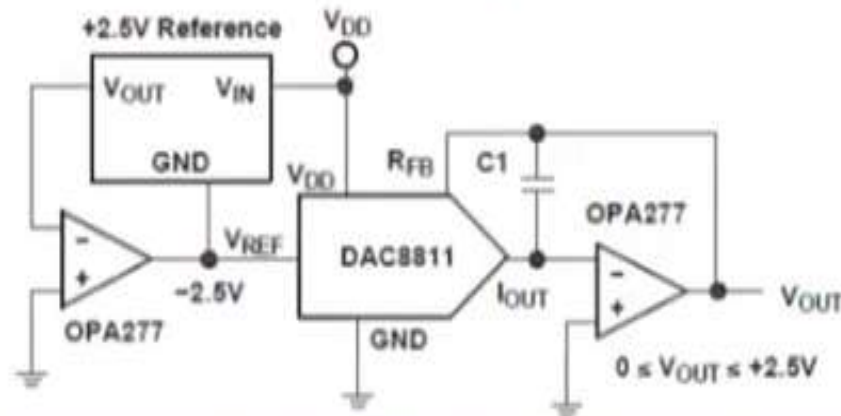


Figure 4: MDAC with offset voltage

- În acestă schema se aplică tensiunea de referință la pinul I_{OUT1} și tensiunea de ieșire este luată din pinul REF_{IN} .
- În această configurație, scara R-2R se comportă ca un *divizor de tensiune binar ponderat*, în loc de divizor de curent și intrarea de înaltă impedanță a intrării AO menține divizorul izolat de sarcină.

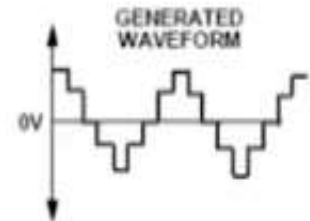
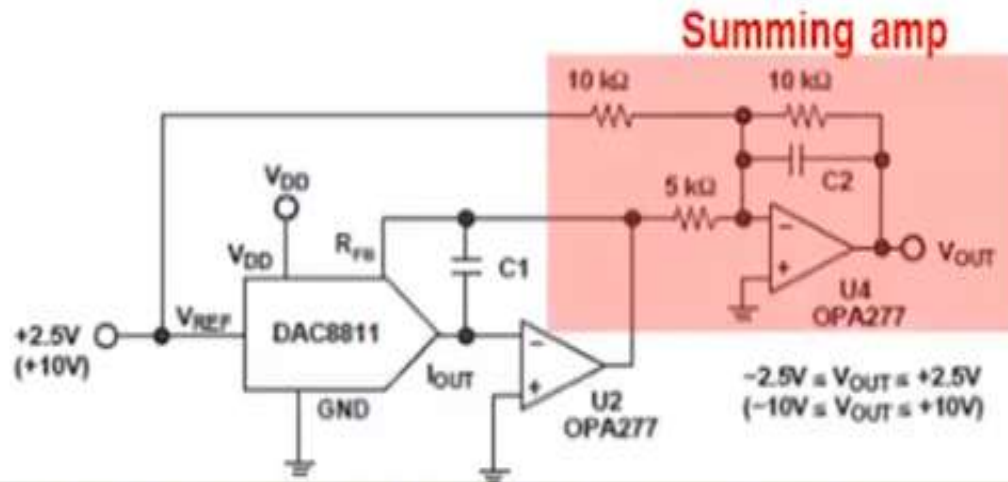
Multiplying DAC – Example

Unipolar Mode



TI Ref Design key word: (1) Single Supply Unipolar Multiplying DAC Reference Design
(2) Voltage Mode Multiplying DAC Reference Design

Bipolar Mode



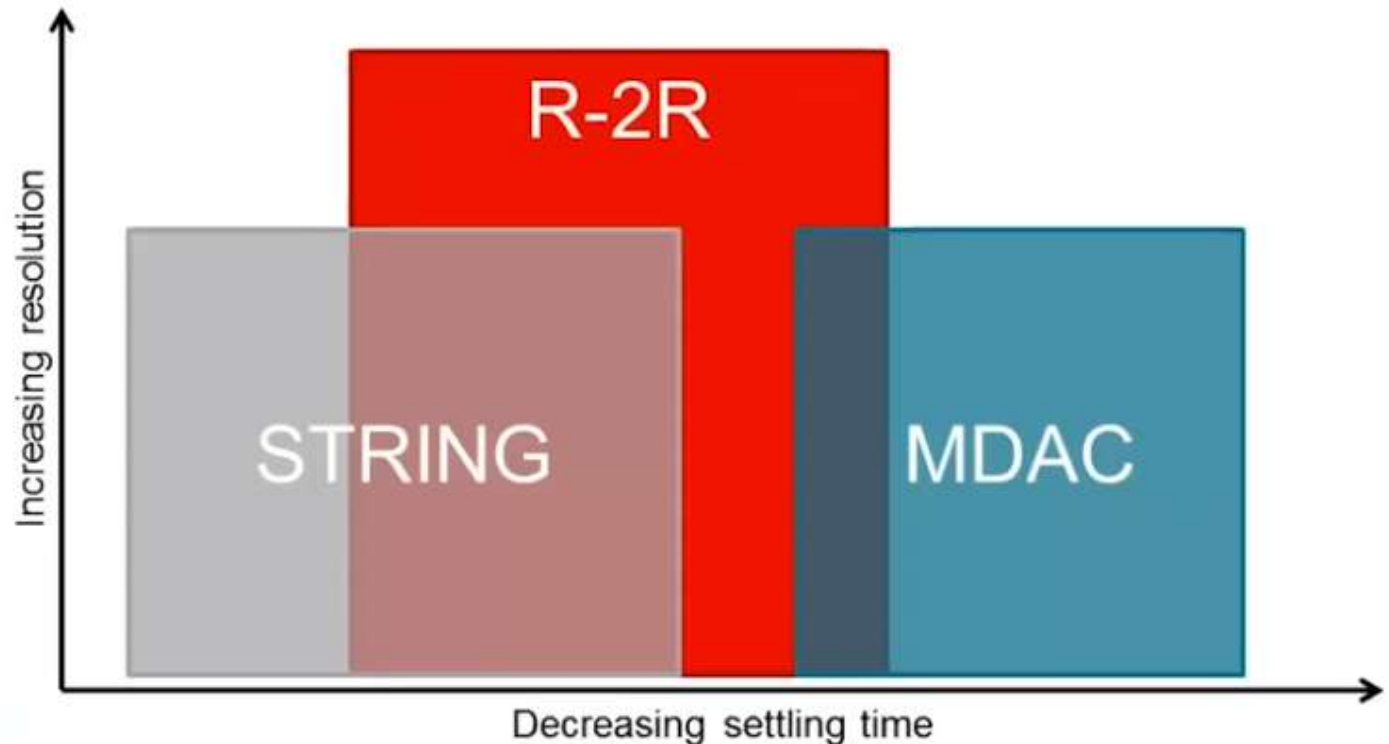
TI Ref Design key word: ±10V Four-Quadrant Multiplying DAC Reference Design

MDAC

Avantaje : linearitate buna, zgomot redus, comutare rapida, glitch redus vs. R-2R, incarcarea constanta a referintei

Dezavantaje: etajul transimpedanta de iesire, iesirea e inversata fata de referinta

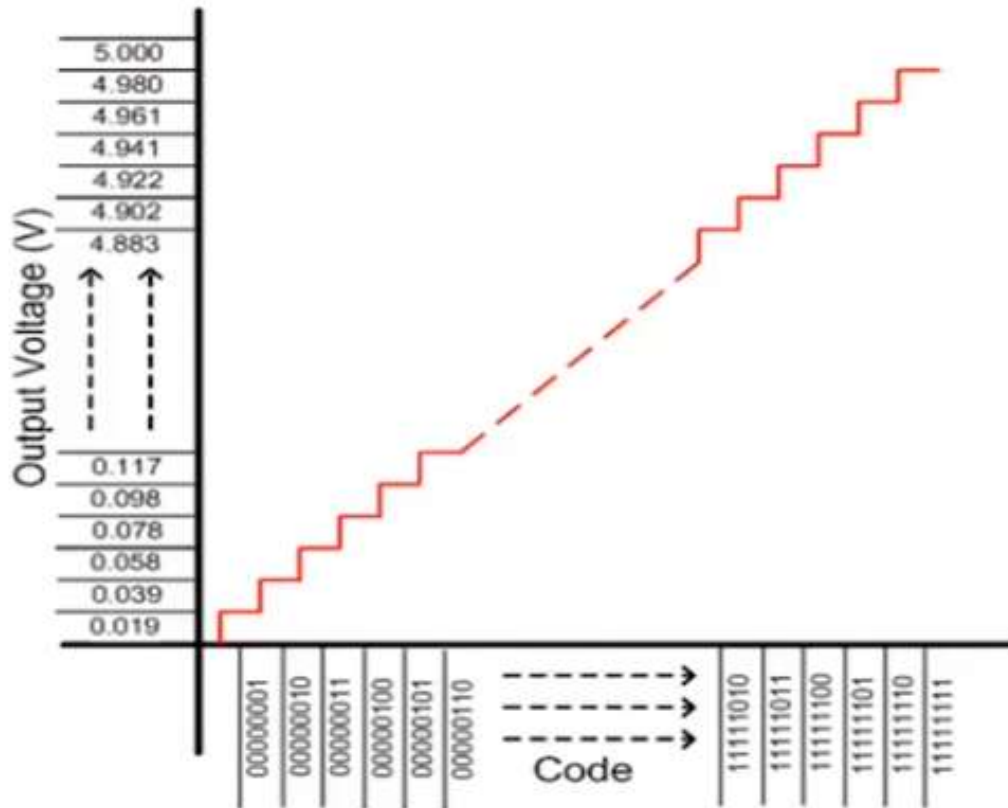
Visualization



Arhitectură	Rezoluție	Viteză	Liniaritate	Cost	Aplicații
String (Kelvin)	8-12b	redușă	medie	mic	Setpoints, offset
Binary-weighted	8-12b	rapidă	medie	mic	General purpose
R-2R Ladder	12-16b	rapidă	bună	mediu	Audio, instrumente
MDAC	12-16b	rapidă	bună	mediu	Multiplicare, AGC
Current-steering	8-16b	f. rapidă	f. bună	mare	5G, radar, comunicații
Delta-Sigma ($\Delta\Sigma$)	16-24b	lentă	excelentă	mediu	Audio hi-fi, precizie
PWM	8-12b	lentă	medie	f. mic	LED, motor, simplu
Capacitive	10-14b	medie	bună	mic	ADC SAR intern

Characteristic DAC

Example DAC Transfer Function



Bits = n = 8 bits

Codes = 2^n = 256

LSB = $V_{ref} / 2^n$ = 19mV

Full Scale code = $2^n - 1$ = 0xFF

Reference Voltage = V_{ref} = 5.00V

Full Scale Voltage = $V_{ref} - 1\text{LSB}$ = 4.980V

Transfer Function =

$V_{ref} \times (\text{code} / 2^n)$ =

$V_{out} = 5V \times (\text{code} / 256)$

Caracteristicile DAC

- Rezolutia
- Tensiunea de referinta
- Viteza
- Timpul de stabilizare
- Linearitate
- Erori DAC

Rezolutia

- Rezoluția este dată în mod normal în biți.
- Rezoluția indică cea mai mică creștere a ieșirii sale, corespunzătoare unei modificări a codului de intrare cu 1 LSB.
- De ex., pentru DAC de 10 biți, sunt 1024 coduri, deci rezoluția este de 1/1024 din domeniul de ieșire.

$$\text{Resolution} = \frac{V_{ref}}{2^n}$$

Tensiunea de referinta

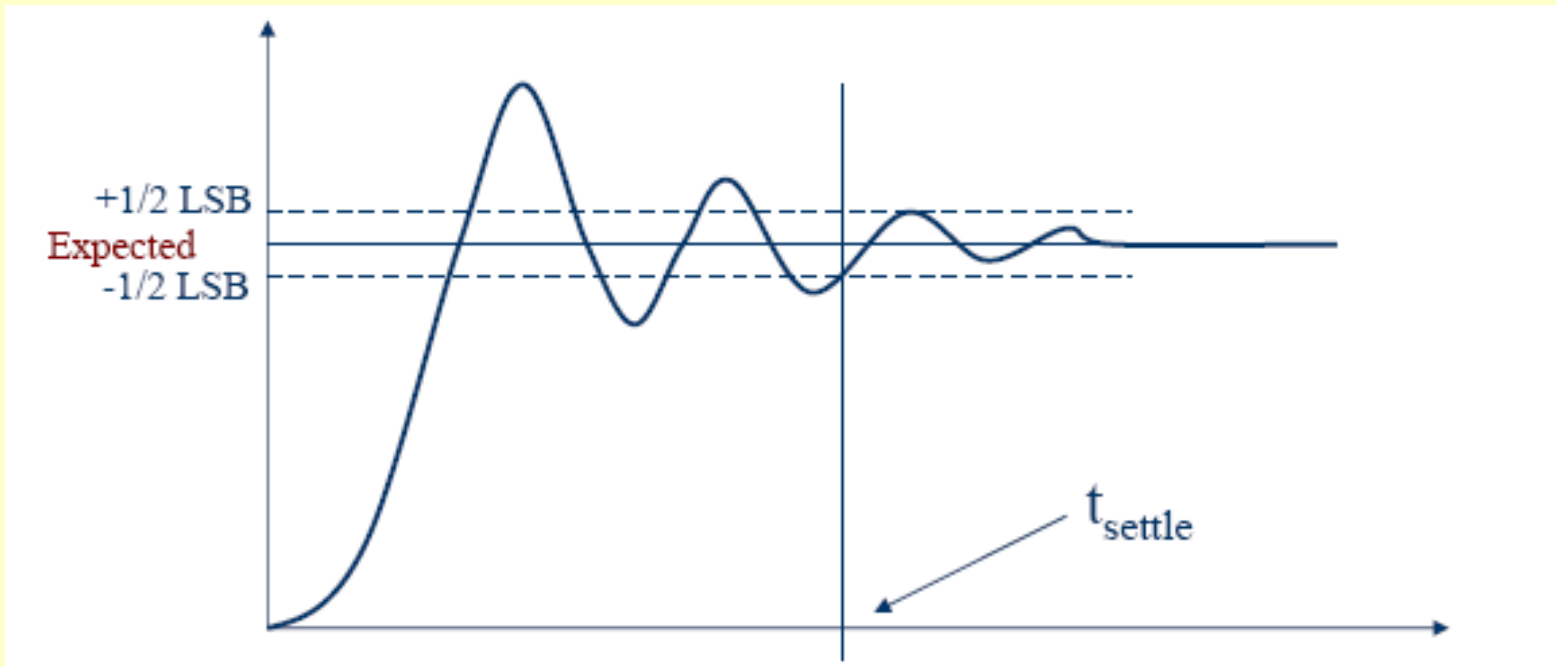
- Multiplier DAC
 - Tensiunea de referinta este o constanta data de producator
- Non-Multiplier DAC
 - Tensiunea de referinta este variabila
- Full scale range (FSR)
 - semnalul maxim de ieşire pentru DAC, specificat ca si curent/ tensiune (mA sau V). Poate fi negativ, pozitiv sau ambele.
 - $V_{\text{full scale}} = V_{\text{ref}} - V_{\text{LSB}}$

Viteza

- Numita si rata de conversie sau rata de esantionare
- Rata la care valoarea din registrul DAC este schimbata
- Pentru rate peste 1 MHz, un DAC este considerat de mare viteza
- Viteza este limitata de viteza ceasului microcontroller-ului si de timpul stabilizare a DAC

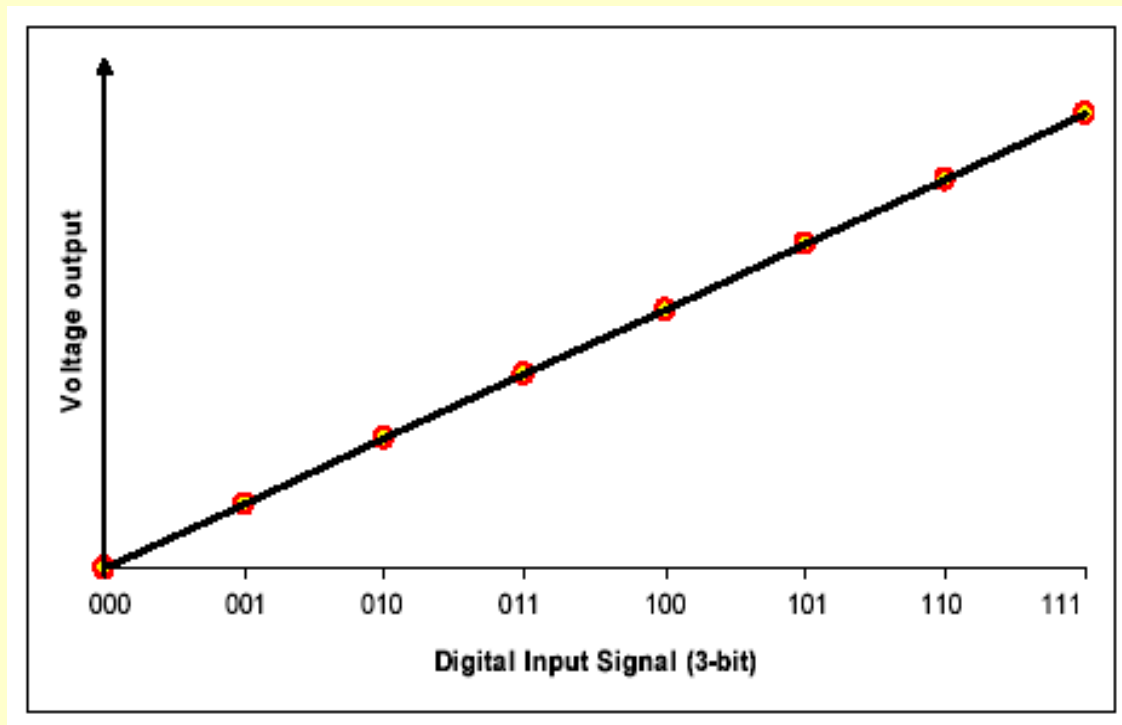
Timpul de stabilizare

- Timpul in care iesirea DAC se stabilizeaza la valoarea dorita $\pm \frac{1}{2} V_{\text{LSB}}$
- DAC-urile rapide au timp de stabilizare redus



Liniaritatea

- Reprezinta relatia intre valorile de intrare digitale si iesirile analogice.
- Trebuie sa aiba o singura valoare constanta de proportionalitate (constant slope/panta)

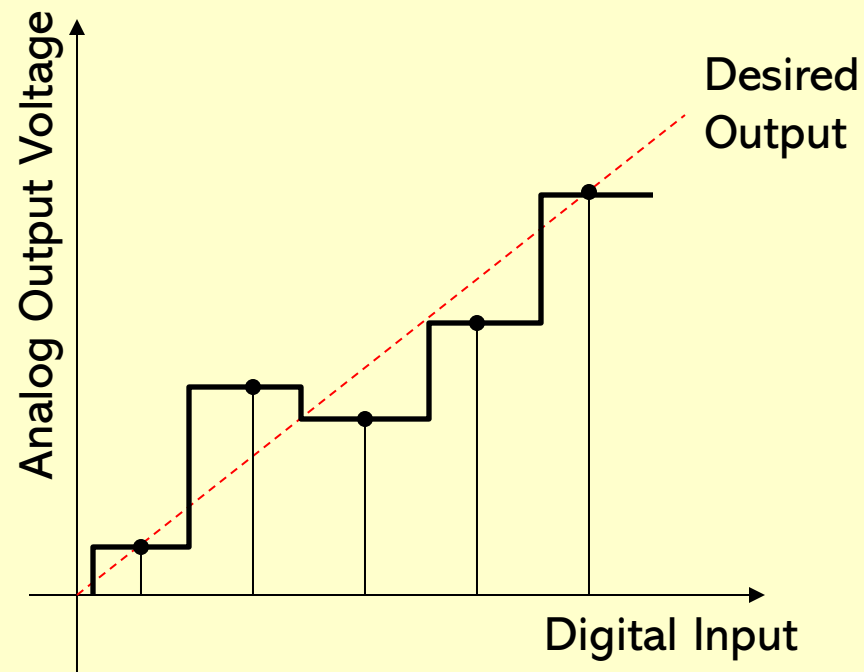


Erorile DAC-ului

- Eroarea de neliniaritate
 - Diferentiala
 - Integrala
- Eroarea de castig
- Eroarea de Offset
- Monotonicitatea
- Eroarea de rezolutie

Neliniaritatea

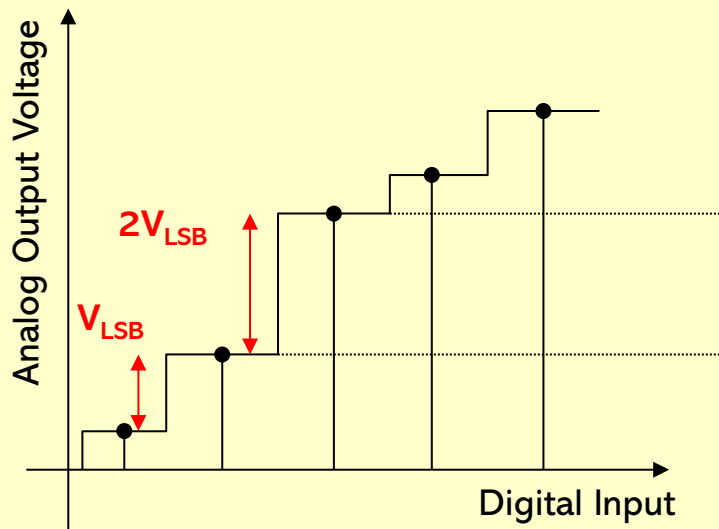
- Deviatia de la relatia liniara dintre intrarea digitala si iesirea analogica



Nelinearitatea

Diferentiala (DNL)

- Deviatia cea mai mare a V_{LSB} de la cea ideala, pentru un increment LSB



- DNL is **difference** between the **measured** change and **ideal** 1 LSB change between any two **adjacent** codes.

- $|DNL| > 1$ results in missing codes

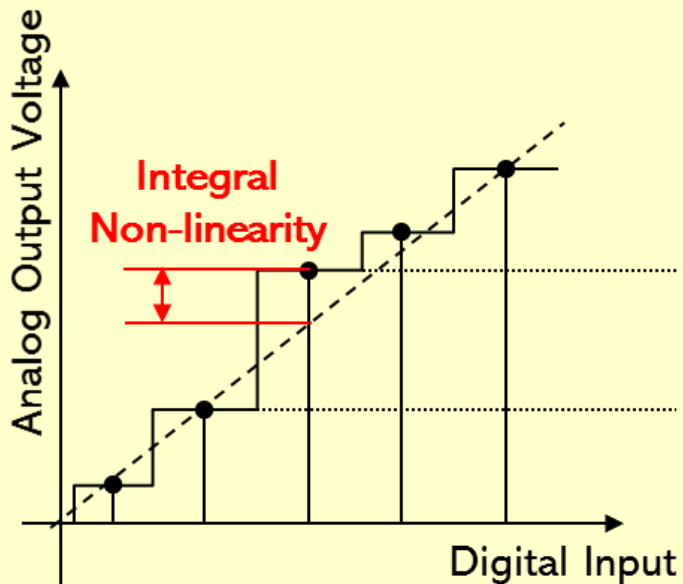
- DNL < 1** very important in closed loop systems

$$DNL = \frac{V_{n+1} - V_n}{V_{\text{lsb}}} - 1$$

Nelinearitatea

Integrala (INL)

- Deviatia cea mai mare de la linia dintre zero si full scale (ideala) si iesirea DAC



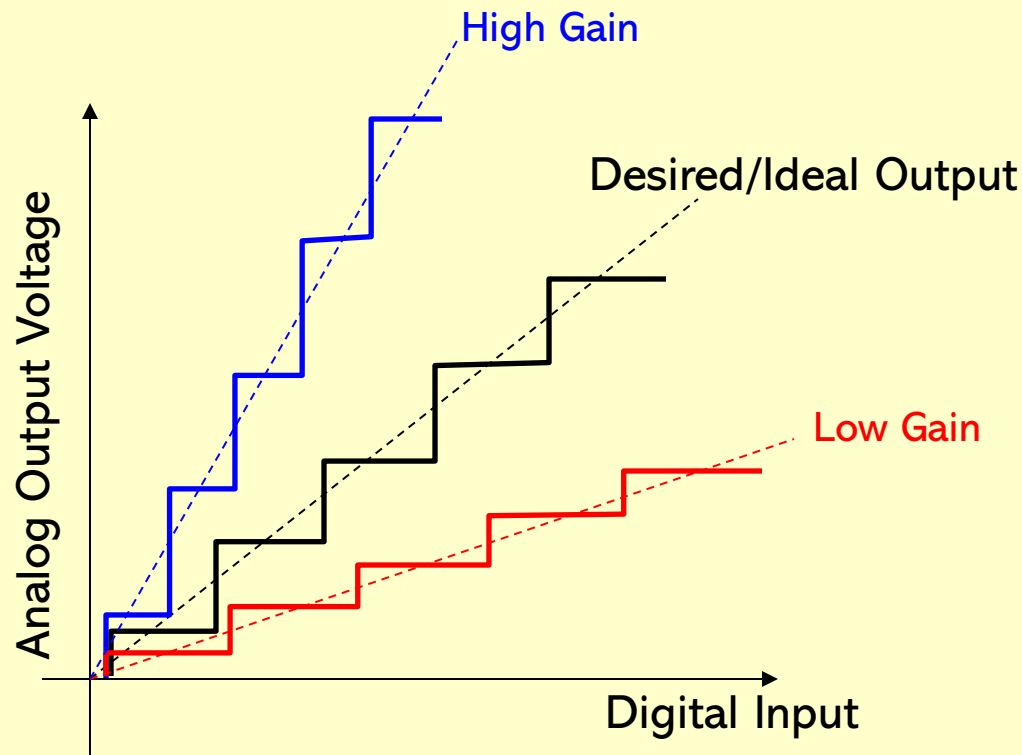
INL is the **maximum** deviation between the **ideal** output of a DAC and the **actual** output level (corrected for offset and gain)

INL is often referred to as “**Relative Accuracy**”

$$INL \cong \frac{V_n - V_{zero-scale} - n}{V_{lsb}}$$

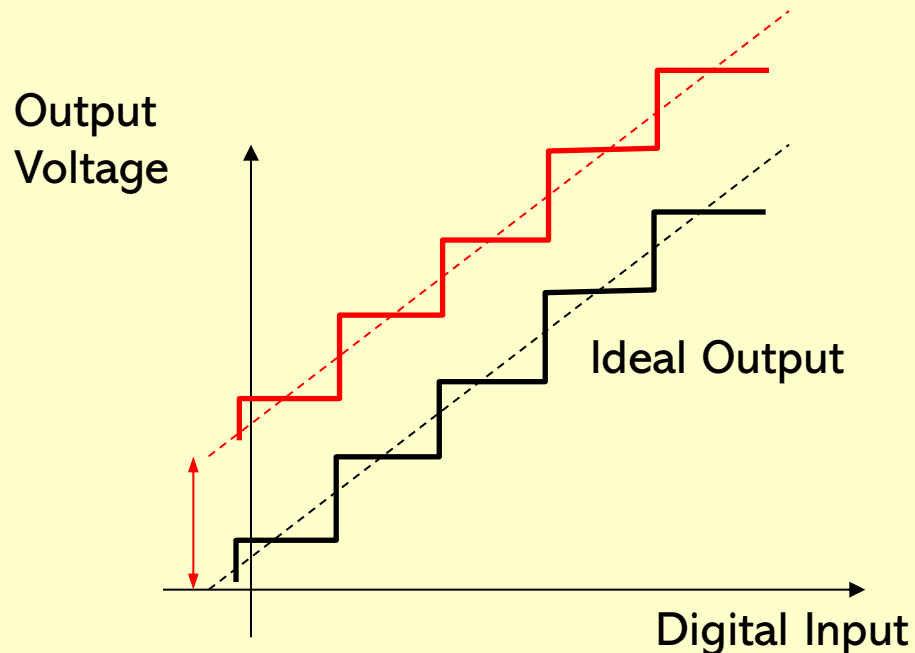
Gain Error

- Numita si Full-Scale Error
- **Eroarea de câștig** - diferența dintre ieșirea ideală și cea reală, atunci când codul numeric de FullScale este aplicat la intrare. Depinde în mare măsură de stabilitatea V_{REF} .



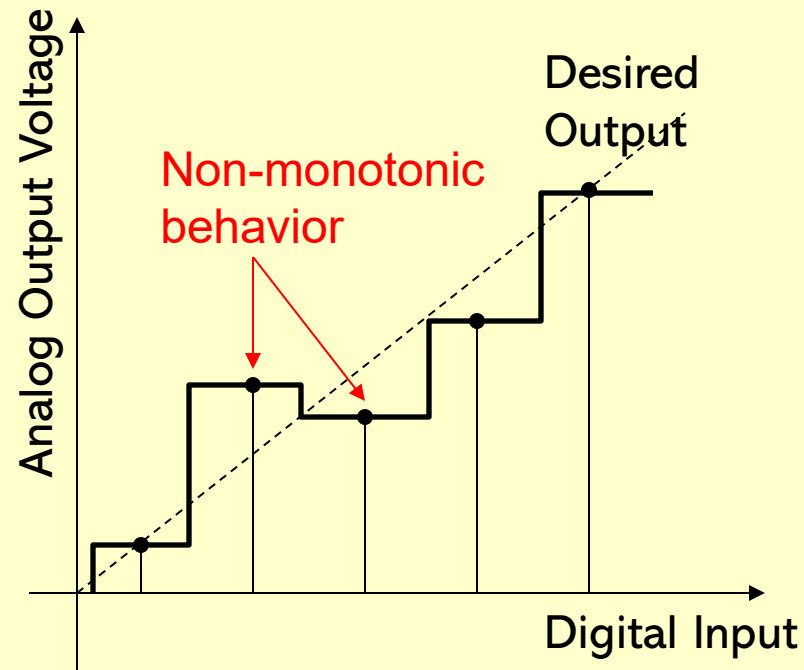
Offset Error

- *Numita si eroarea de Zero*
- Eroarea de offset - diferența dintre ieșirea DAC reală și cea ideală ("0") când codul digital zero este aplicat la intrare.



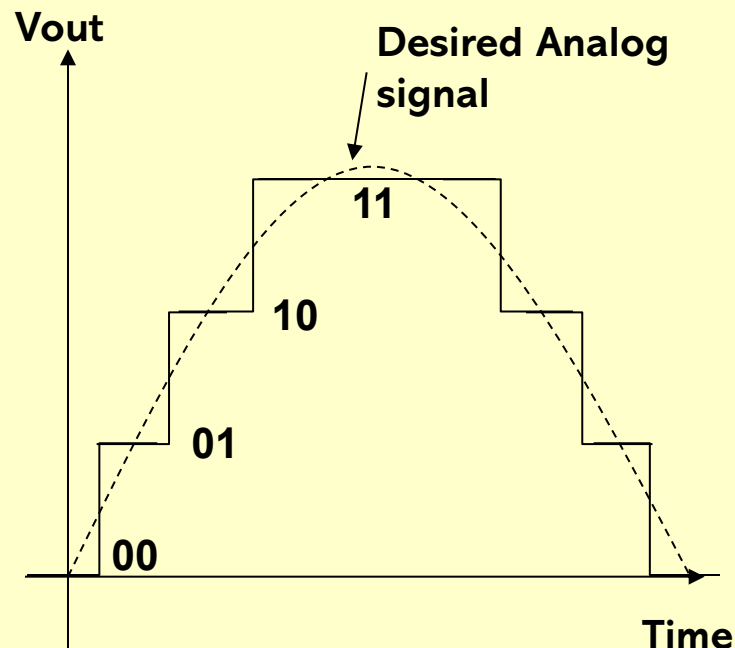
Monotonicitatea

Incrementarea/decrementarea valorii digitale trebuie sa corespunda la incrementarea/decrementarea tensiunii analogice de iesire.



Eroarea de Rezolutie

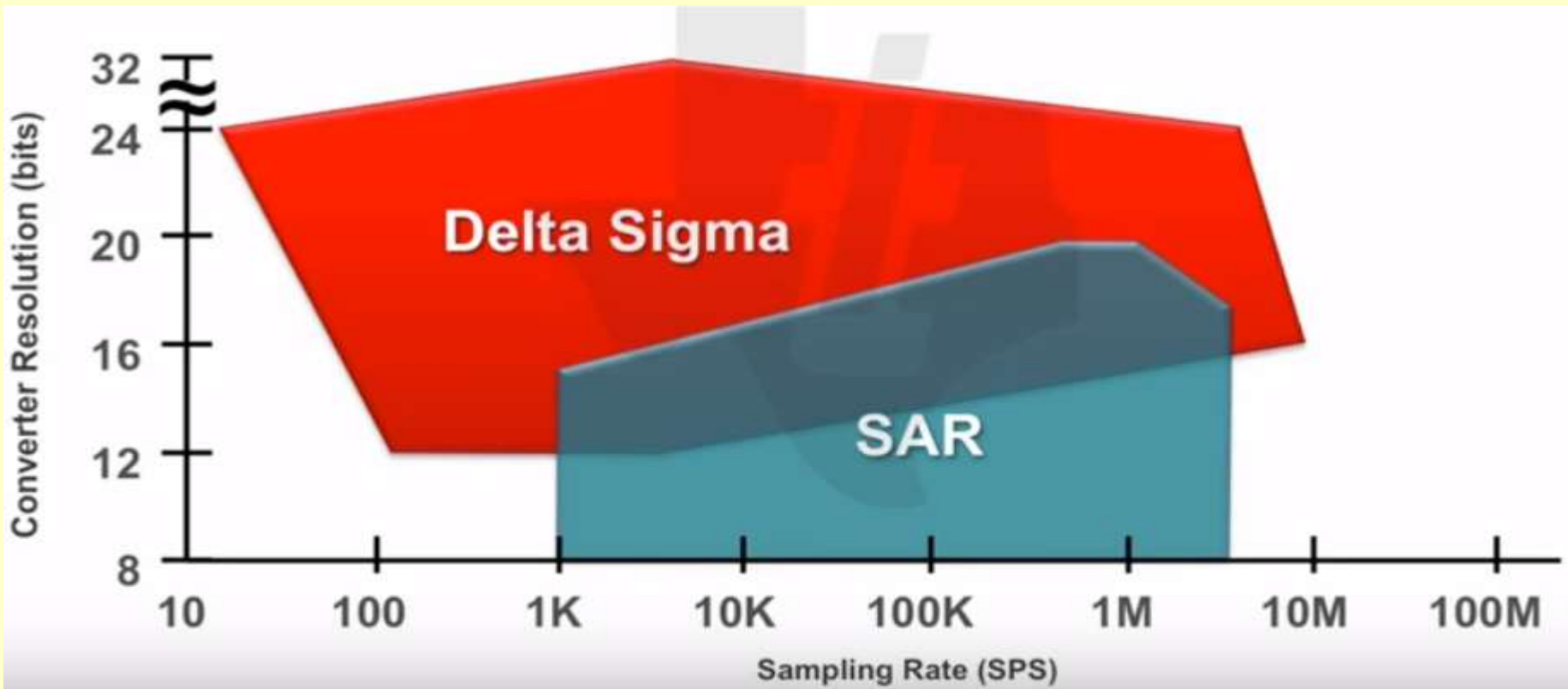
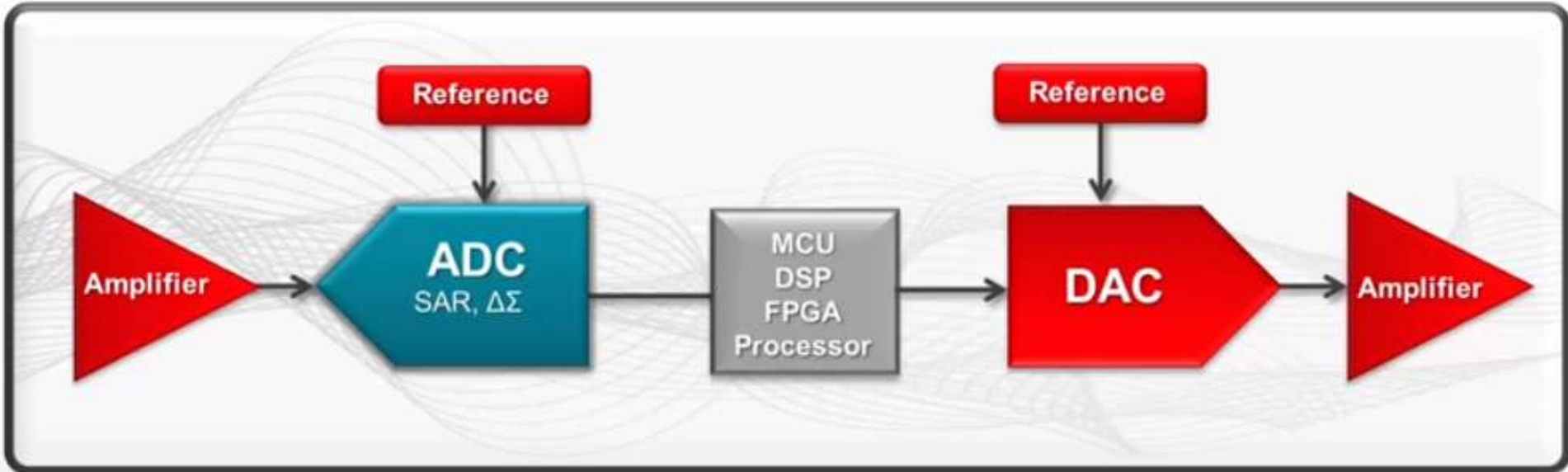
- Pentru a se potrivi curbele în timp sau pur și simplu pentru a obține valori exacte, trebuie selectată o rezoluție adecvată
- Rezoluția trebuie să fie suficient de bună ptr. o precizie dorită ($\frac{1}{2} V_{\text{LSB}}$)



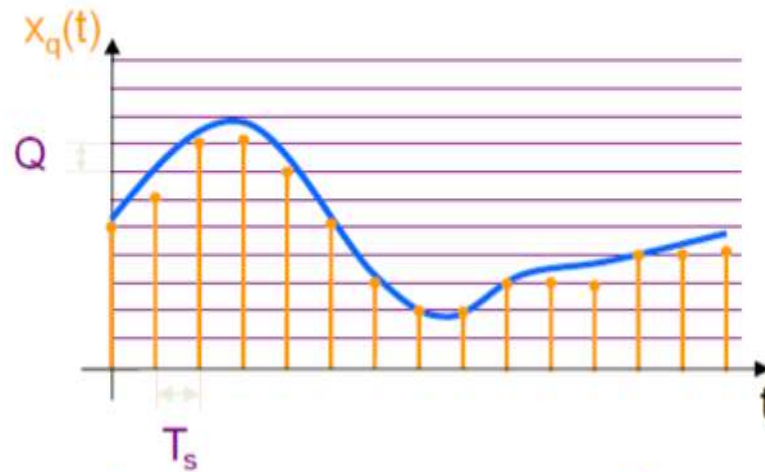
Conversia Analog/Digitala [ADC]

<https://www.surveymonkey.com/r/MDCJR5L>

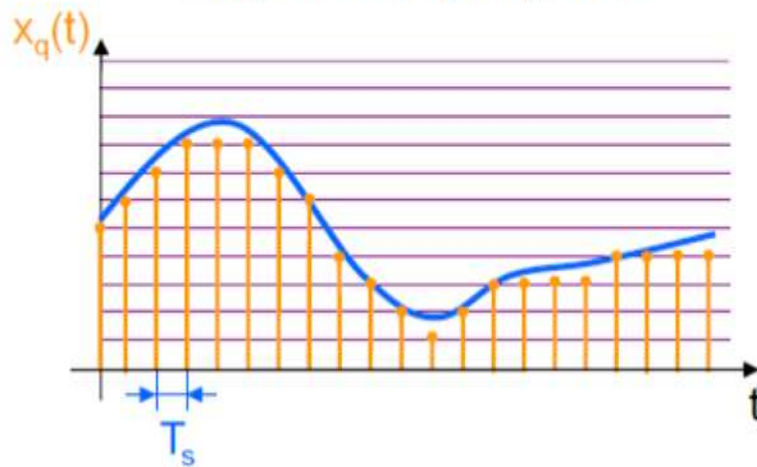
http://www.hitequest.com/Kiss/A_D.htm



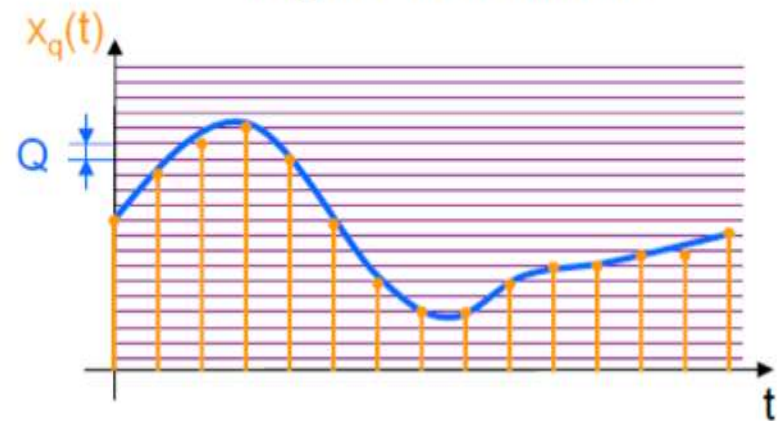
Accuracy = Precizia



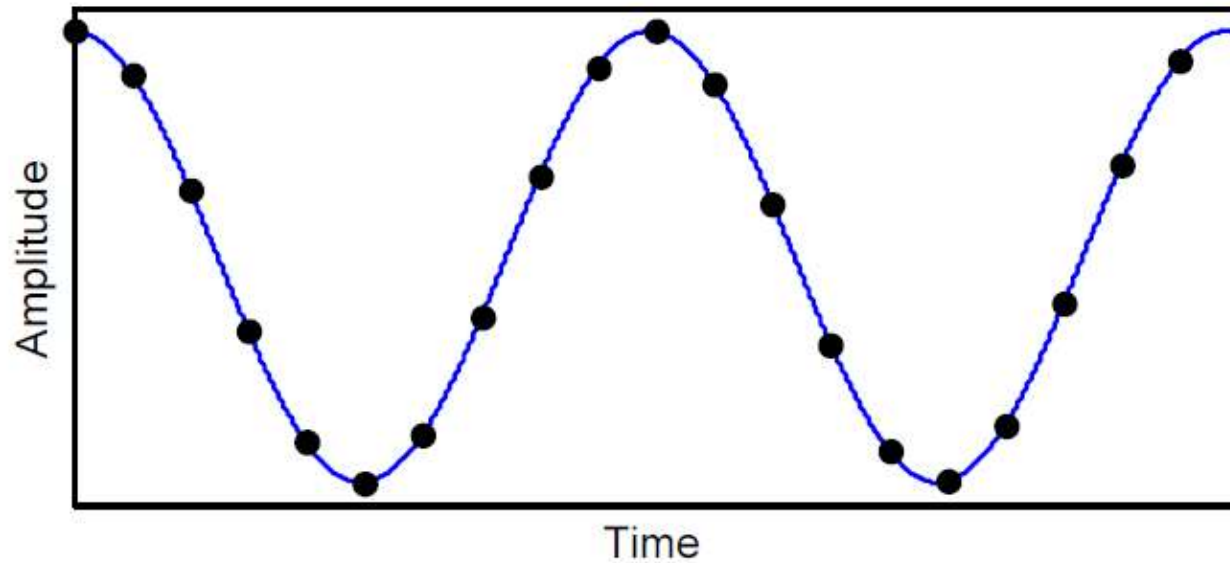
Higher Sampling Rate



Higher Resolution



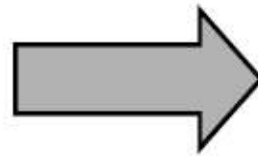
Aliasing Example



$$f_s = \frac{1}{T_s} = 1000\text{kHz}$$

$$f_{sig} = 101\text{kHz}$$

$$v_{sig}(t) = \cos(2\pi \cdot f_{in} \cdot t)$$

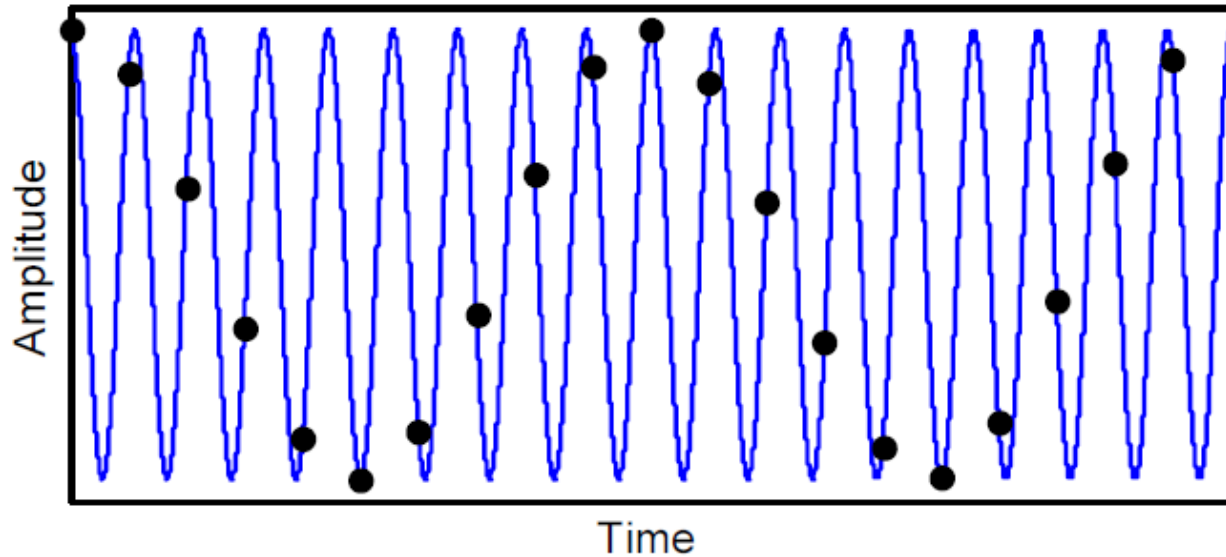


$$v_{sig}(n) = \cos\left(2\pi \cdot \frac{f_{in}}{f_s} \cdot n\right)$$

$$t \rightarrow n \cdot T_s = \frac{n}{f_s}$$

$$= \cos\left(2\pi \cdot \frac{101}{1000} \cdot n\right)$$

Aliasing Example

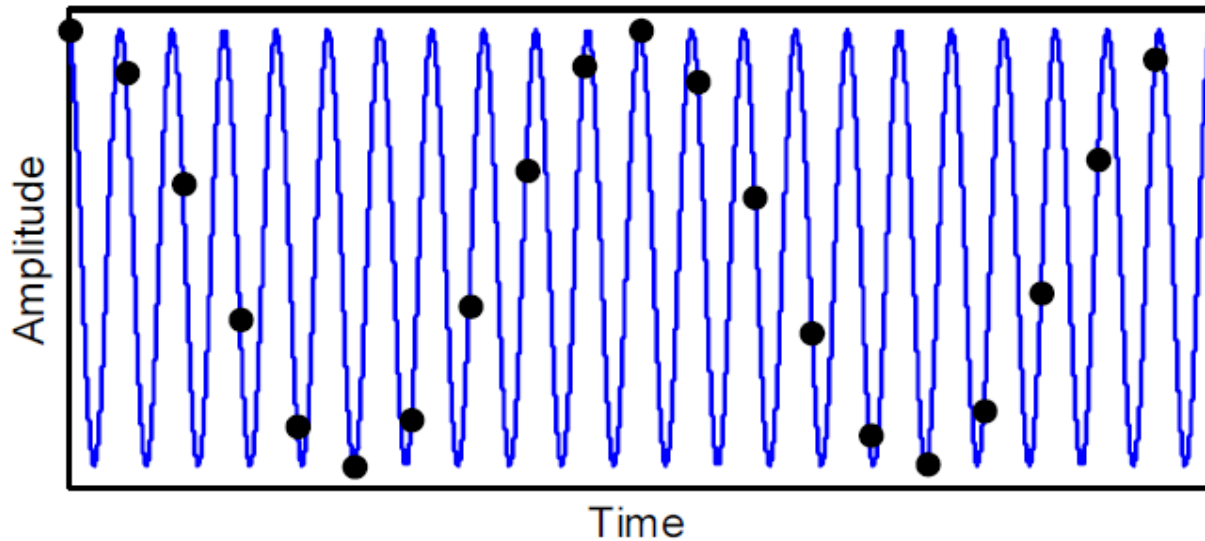


$$f_s = \frac{1}{T_s} = 1000 \text{ kHz}$$

$$f_{sig} = 899 \text{ kHz}$$

$$v_{sig}(n) = \cos\left(2\pi \cdot \frac{899}{1000} \cdot n\right) = \cos\left(2\pi \cdot \left[\frac{899}{1000} - 1\right] \cdot n\right) = \cos\left(2\pi \cdot \frac{101}{1000} \cdot n\right)$$

Aliasing Example



$$f_s = \frac{1}{T_s} = 1000 \text{ kHz}$$

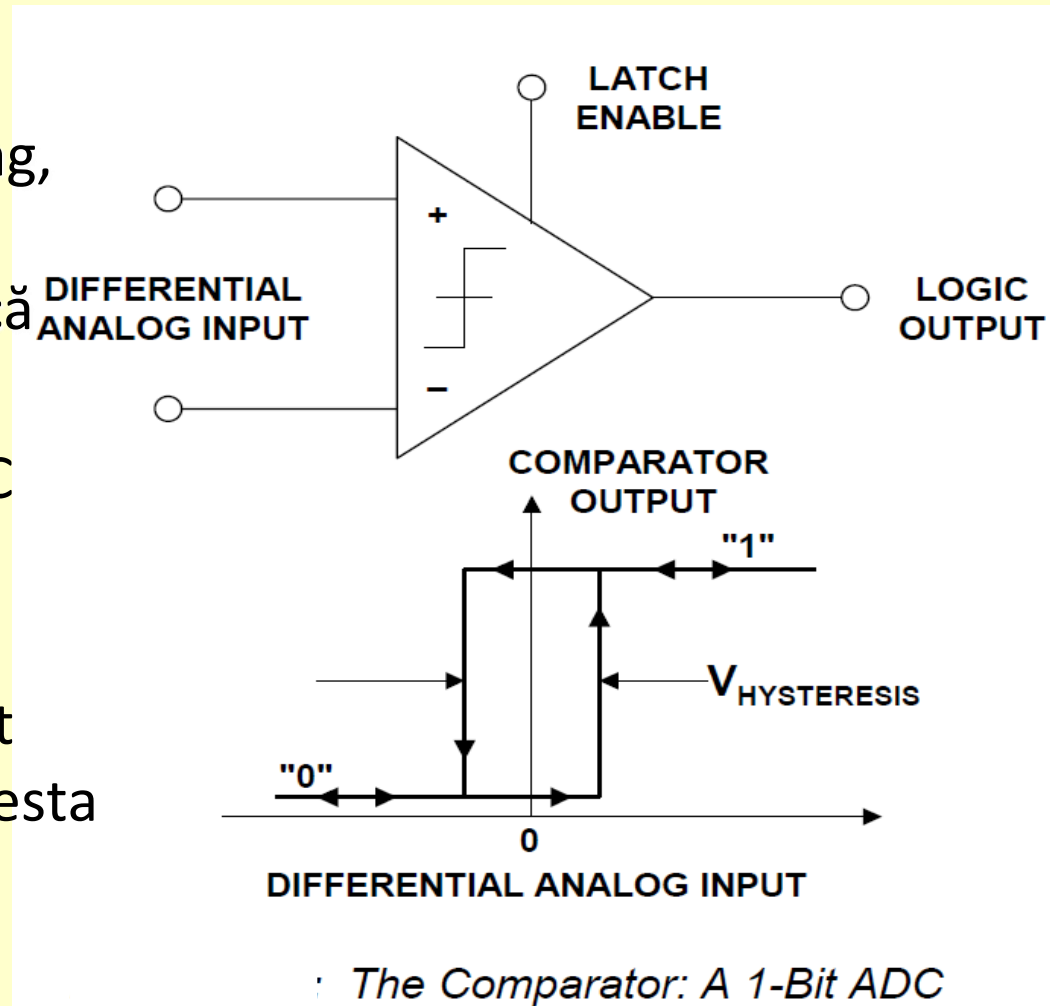
$$f_{sig} = 1101 \text{ kHz}$$

$$v_{sig}(n) = \cos\left(2\pi \cdot \frac{1101}{1000} \cdot n\right) = \cos\left(2\pi \cdot \left[\frac{1101}{1000} - 1\right] \cdot n\right) = \cos\left(2\pi \cdot \frac{101}{1000} \cdot n\right)$$

Principiul de Baza al ADC

Comparatorul= 1-Bit ADC

- Dacă intrarea este peste un prag, ieșirea are o valoare logică "1", dacă e sub ea are o valoare logică "0".
- Nu există nici o arhitectură ADC care să nu utilizeze *cel puțin un comparator*.
- Deci, în timp ce un ADC de 1-bit are o utilitate foarte limitată, acesta reprezintă un element de construcție pentru diverse arhitecturi.



Arhitecturi ADC Nyquist

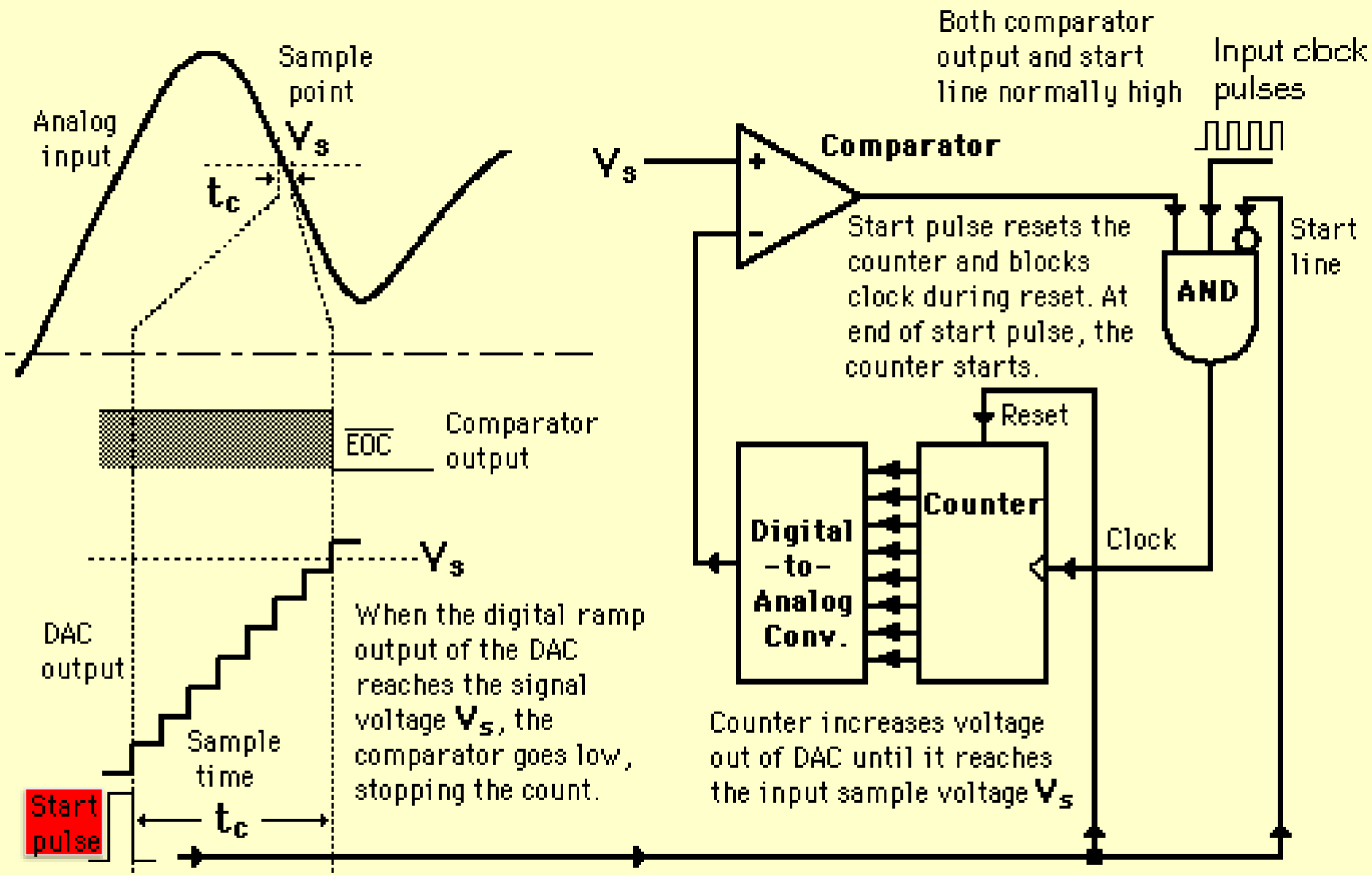
1. *word-at-a-time* : *FLASH ADC*, comparatia paralela cu 2^n-1 nivele de referinta
2. *Multi-step* : *pipeline ADC* - conversie grosiera urmata de conversia fina a reziduului
3. *Bit-at- time* : *SAR ADC* (convertorul cu aproximari succcesive)
4. *Level-at-a-time* : *single/double slope ADC*;
intrarea este convertita prin masurarea timpului luat ptr. incarcarea/
descarcarea unui capacitor

Tipuri de baza ale ADC

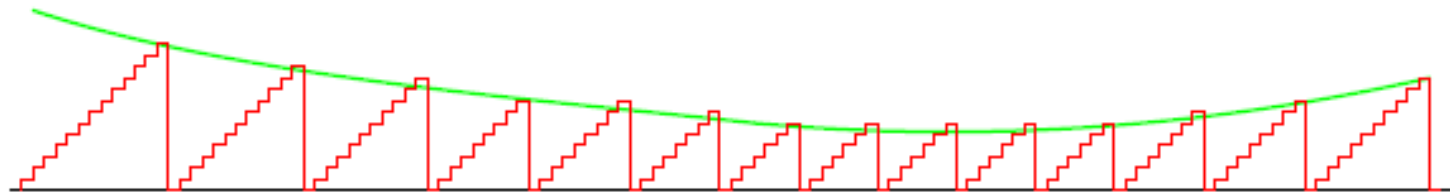
- Digital-Ramp (counter) ADC
- Successive Approximation ADC (SAR)
- Single/Dual slope ADC
- Flash ADC
- Pipeline ADC
- $\Delta\Sigma$ ADC
- Voltage-frequency converters

- ADC cu dublă panta, utilizat în cea mai mare parte a instrumentelor de măsurare, cum ar fi un voltmetru digital, are o rată lentă de eșantionare
- ADC-urile cu aproximari succesive au o rezoluție bună și o rată de eșantionare moderată
- Convertorul Flash (parallel) oferă cea mai rapidă rata de eșantionare, dar de obicei are o rezoluție mai mică
- Convertorul pipeline utilizează mai multe convertoare flash pentru a extinde rezoluția, dar reține viteza mare.
- Delta-sigma ($\Delta\Sigma$) oferă o rezoluție foarte înaltă, dar viteză redusă de eșantionare

Digital-Ramp ADC (numerator)

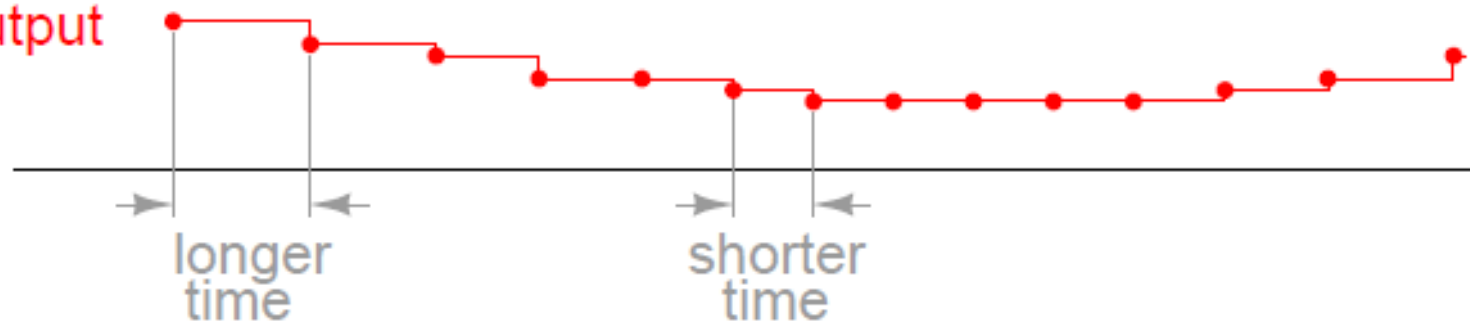


Analog
input



Time →

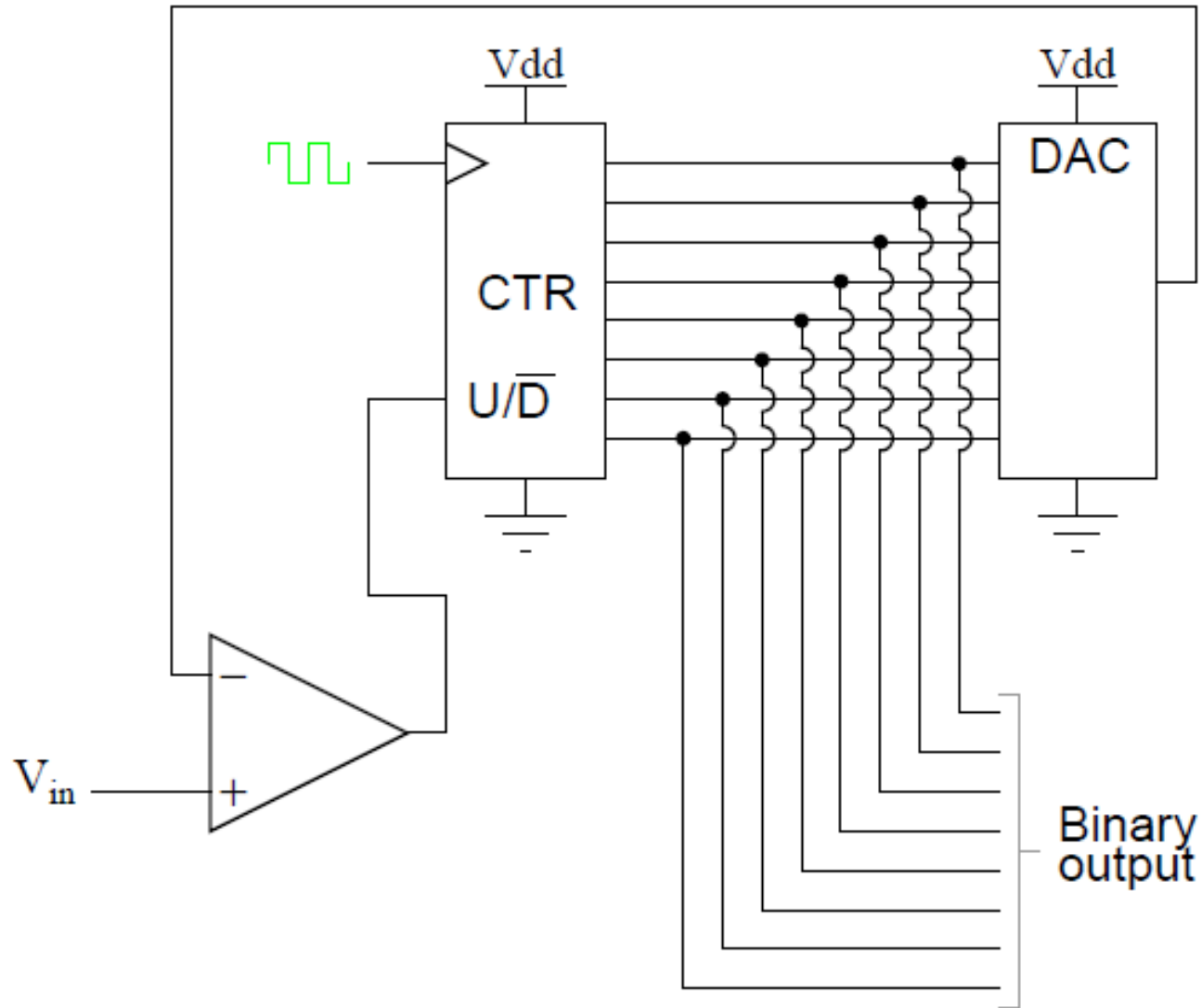
Digital
output



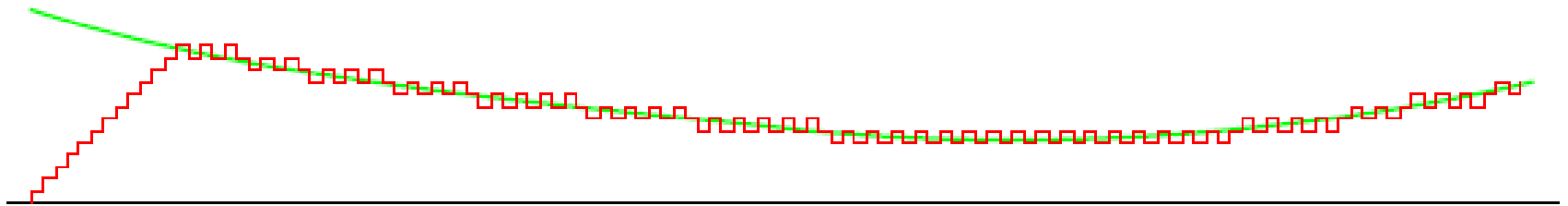
Calculate the maximum conversion time of a 8-bit staircase ramp ADC.
The maximum number of count is $n_c = 2^8 = 256$. The maximum conversion time is:

$$T_c = \frac{n_c}{f} = \frac{256}{2 \times 10^6} = 128 \times 10^{-6} \text{ s} = 128 \mu\text{s}$$

Tracking ADC (cu urmarire)

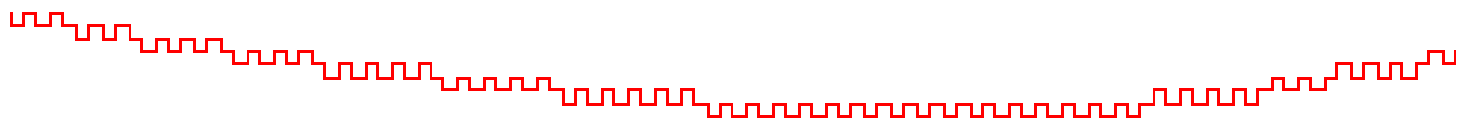


Analog
input



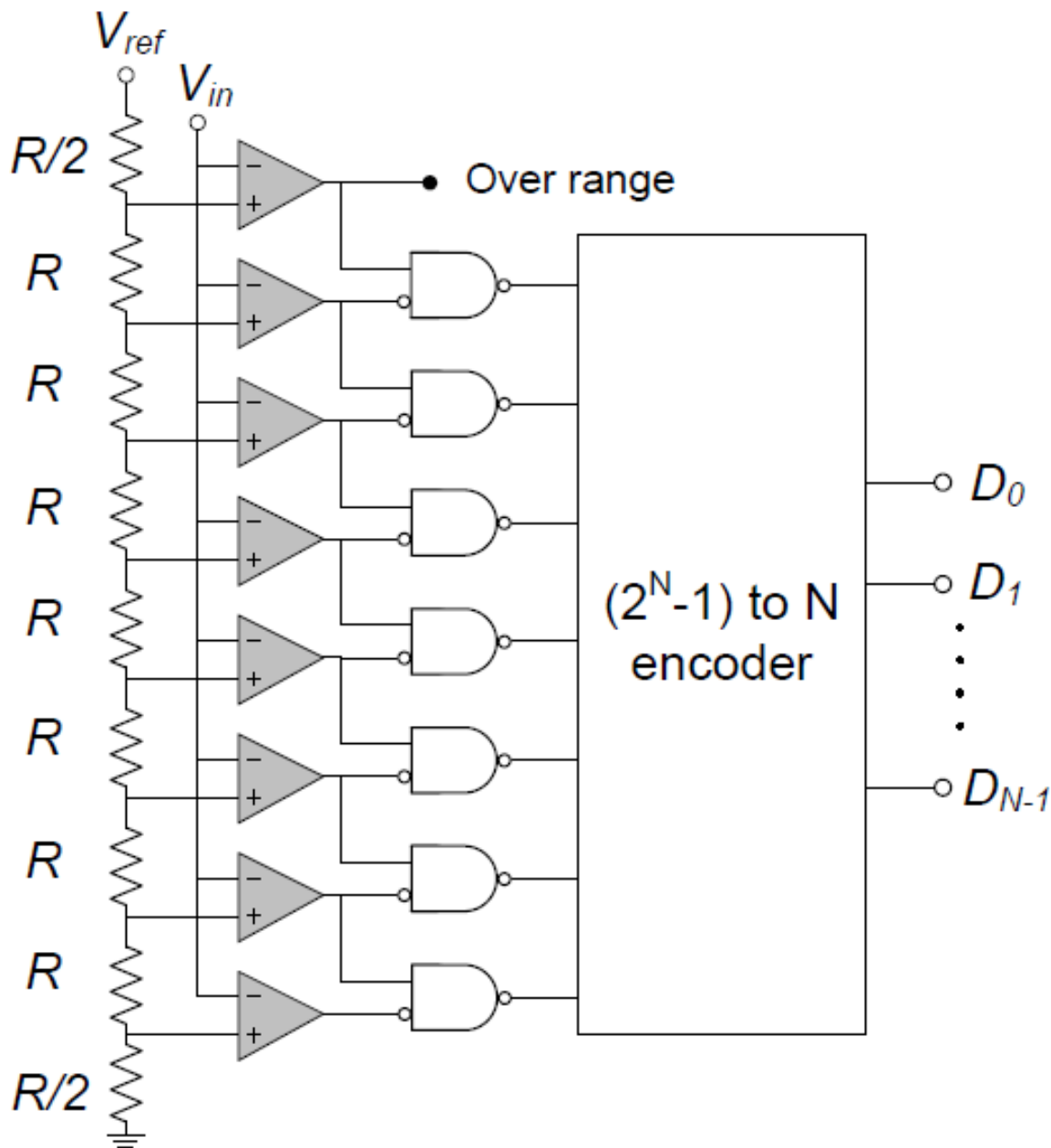
Time →

Digital
output



Time →

Flash ADC



Componente ADC

- 2^{N-1} Comparatoare
- $2N$ Rezistori
- Control Logic/coder

Flash ADC

Avantaje

- Foarte rapid
- Teoria funcțională foarte simplă
- Viteza este limitată numai de întârzierea propagării porților și a comparatoarelor

Dezavantaje

- Necesita mai multe componente (256 comparatoare pentru ADC pe 8 biți)
- Rezoluție mai mică
- Scump
- Consum mare de energie
- Predispus la producerea de glitch-uri la ieșire
- Fiecare bit suplimentar de rezoluție necesită un număr dublu de comparatoare

Successive Approximation Register ADC

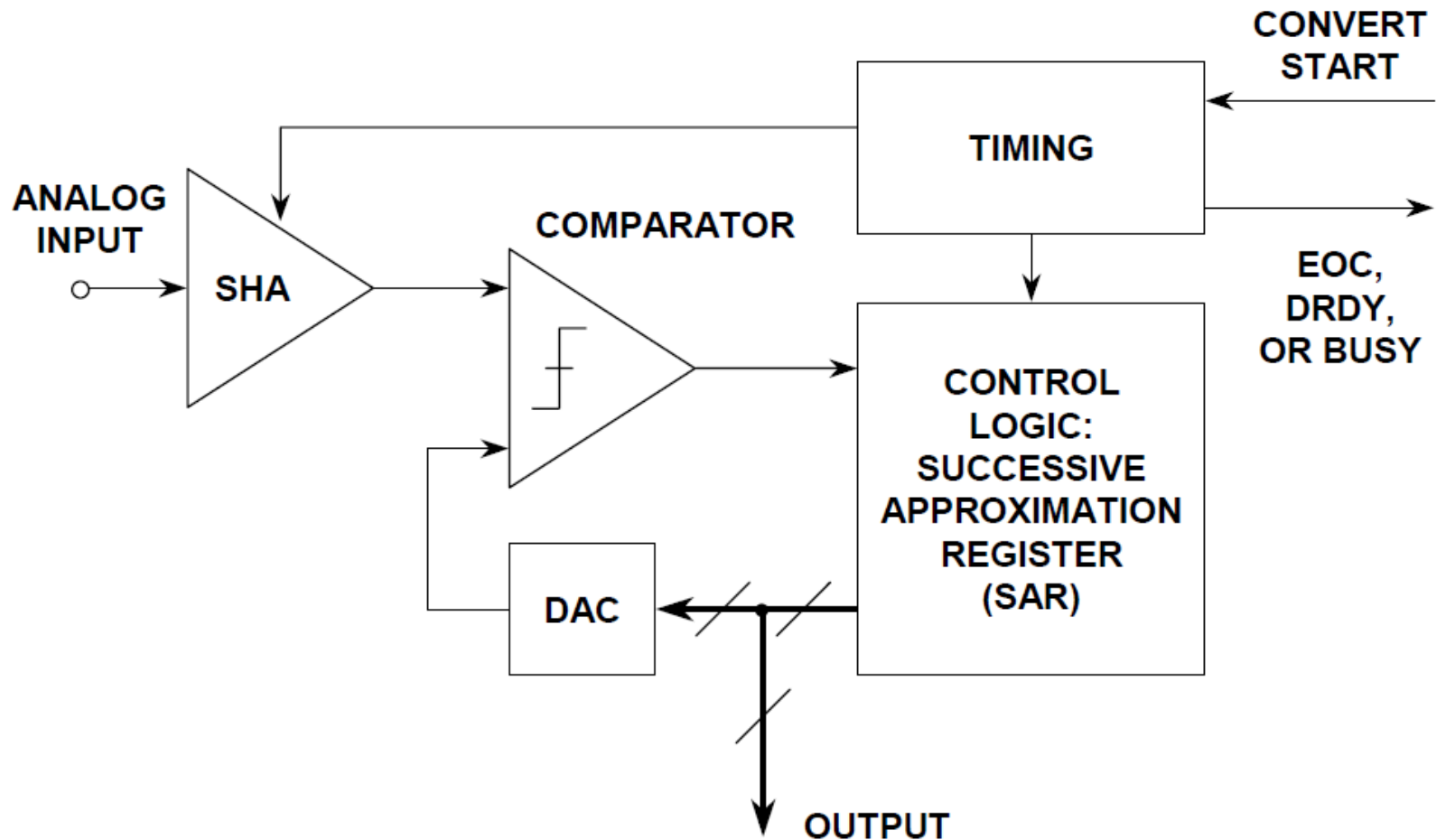
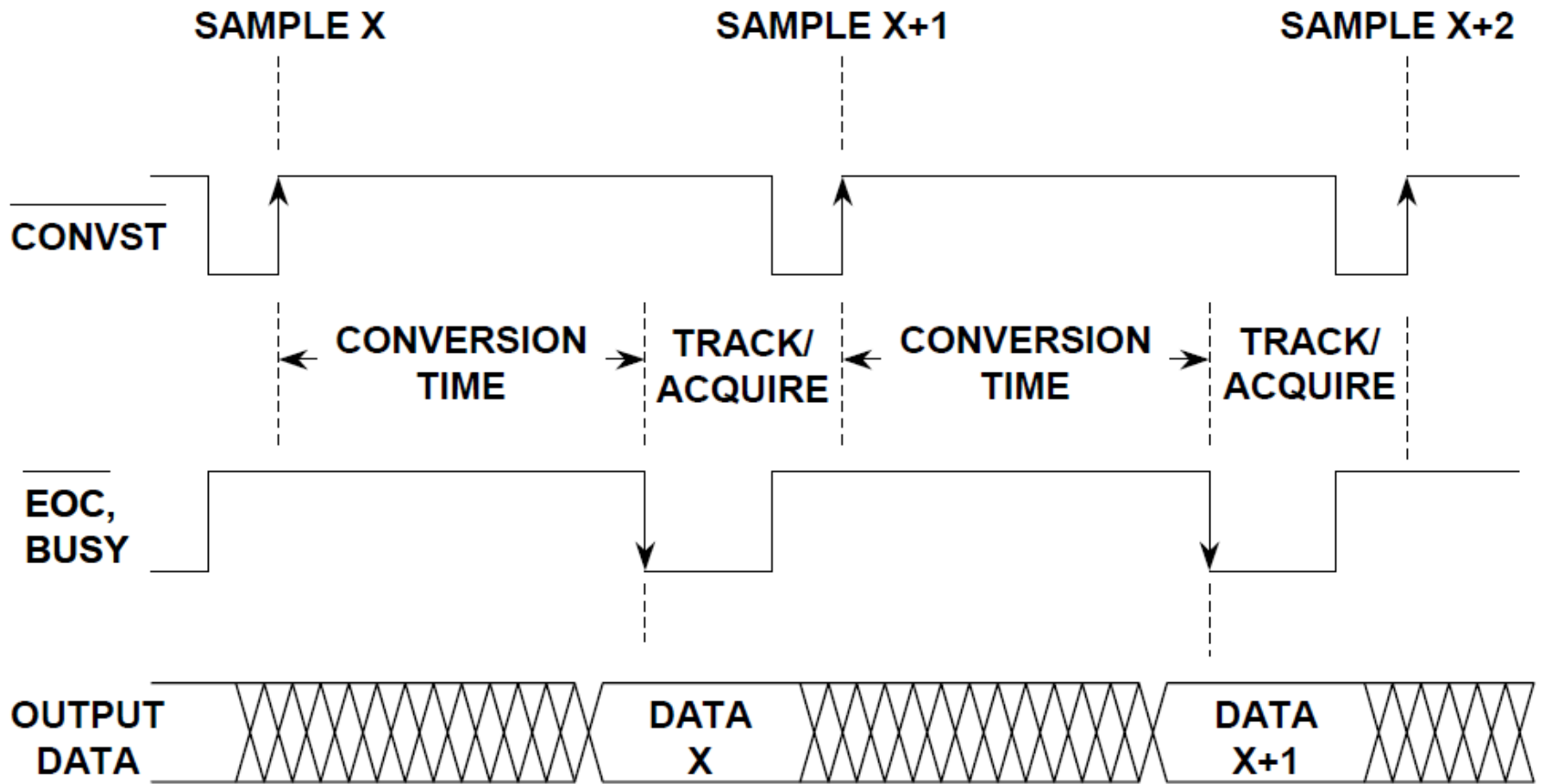
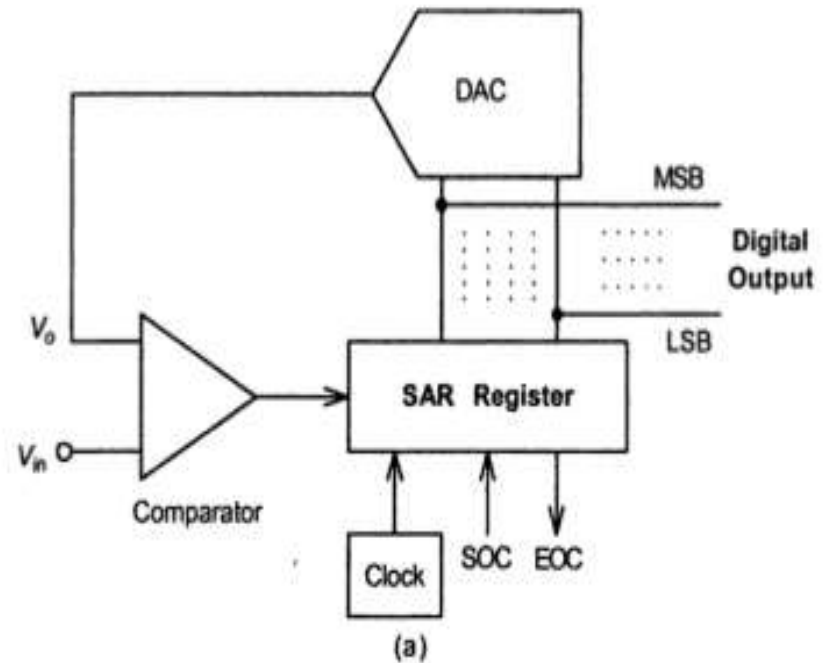
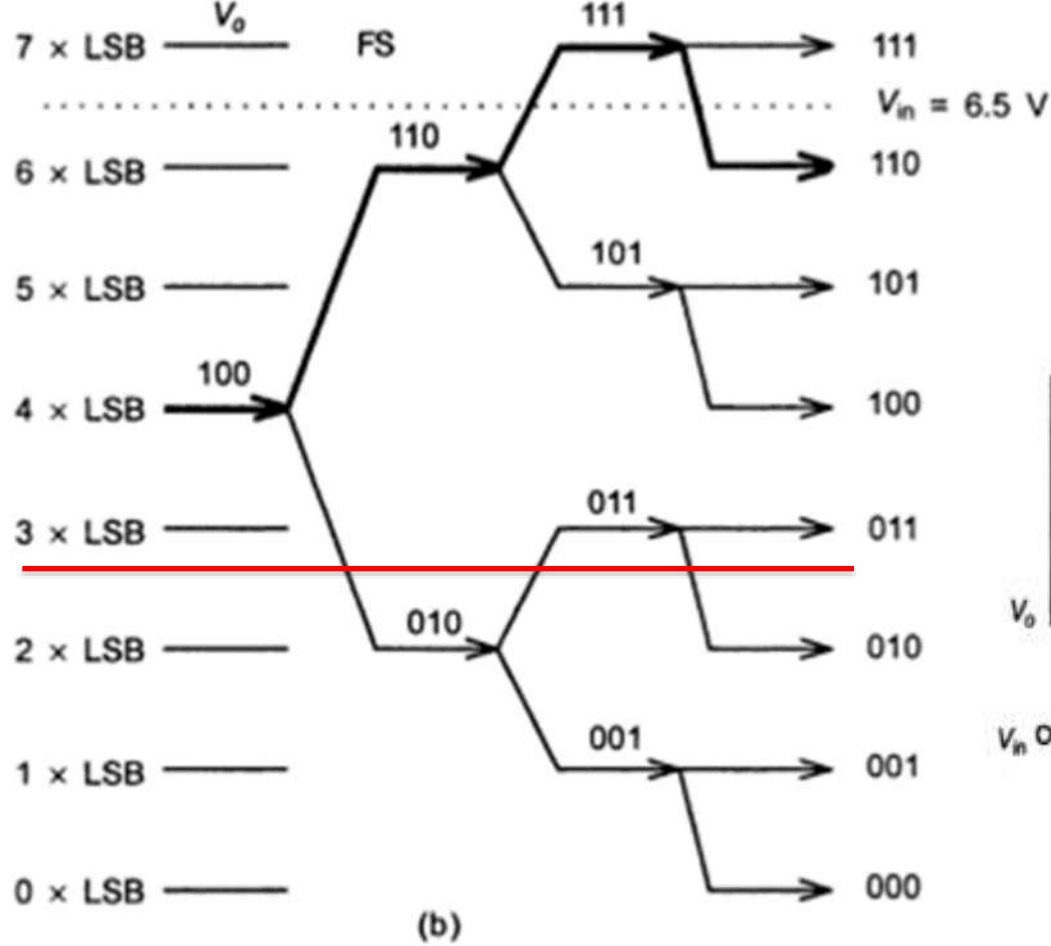


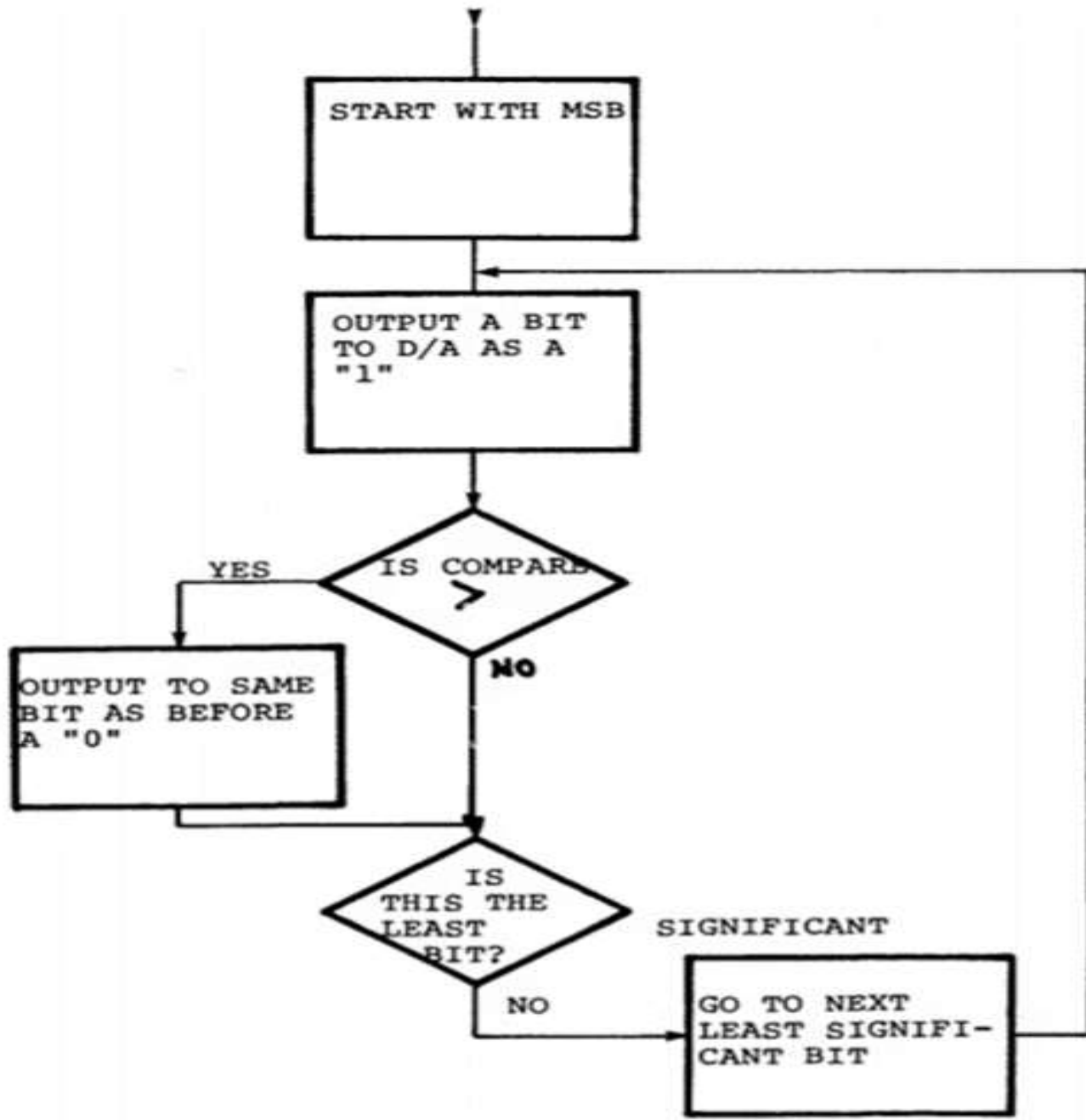
Figure 6.45: Basic Successive Approximation ADC (Feedback Subtraction ADC)



Typical SAR ADC Timing



Successive approximation ADC—(a) block diagram, (b) output of 3-bit SAR.



SAR ADC

Avantaje

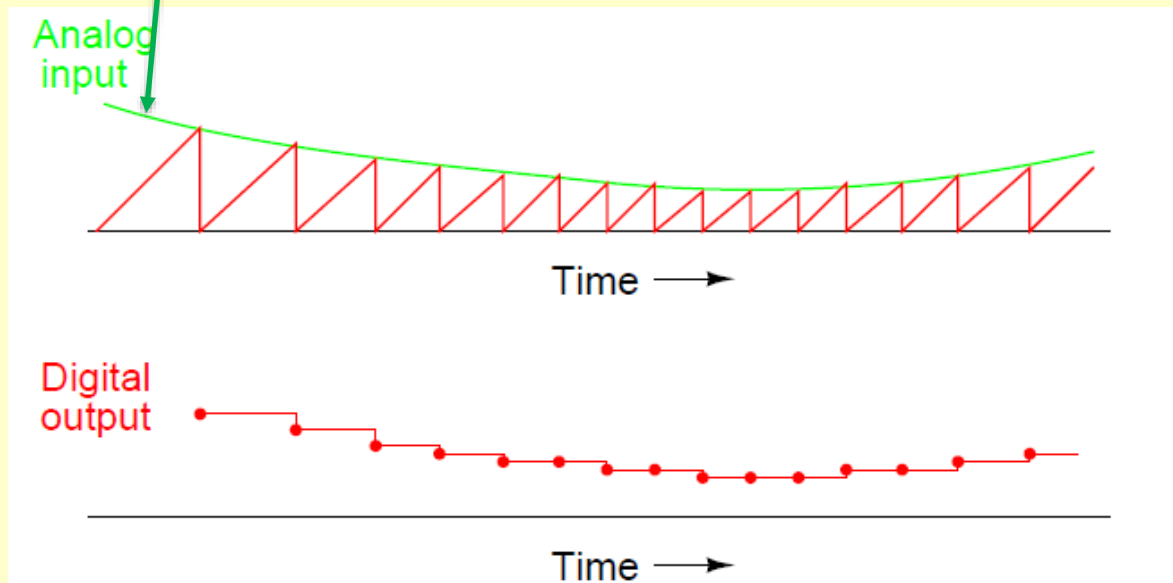
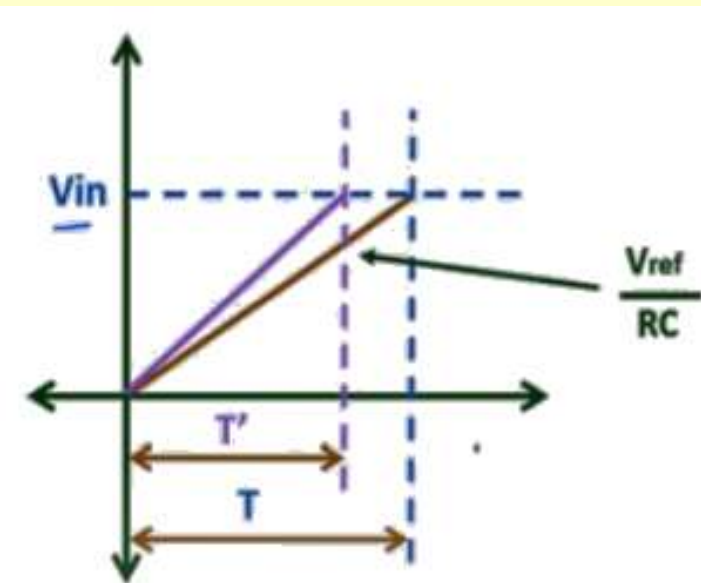
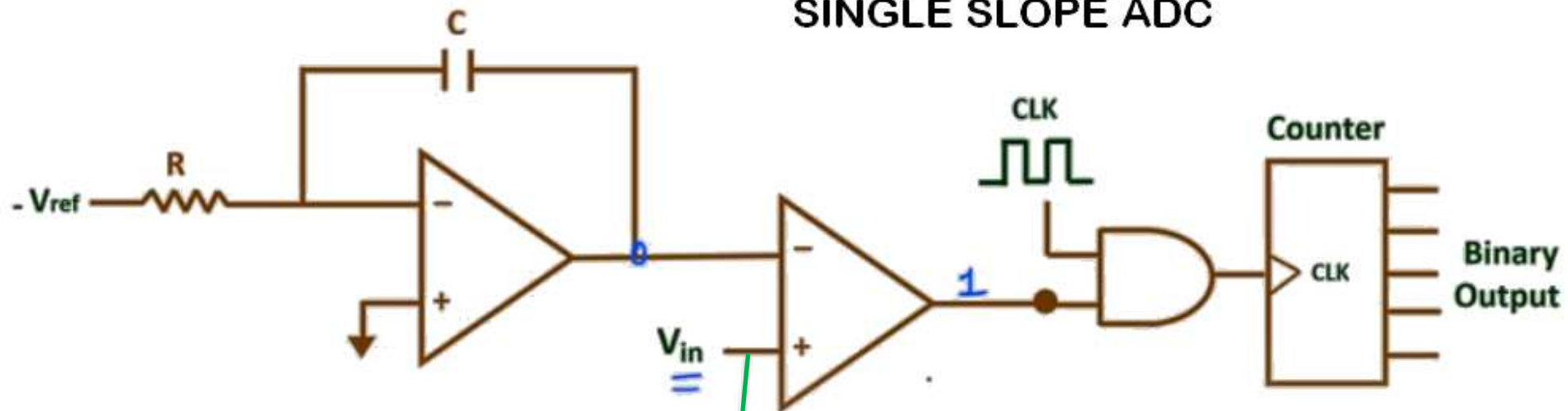
- Capabil de viteza ridicata
- Acuratete medie comparat cu alte tipuri de ADC
- Compromis bun intre viteza si cost

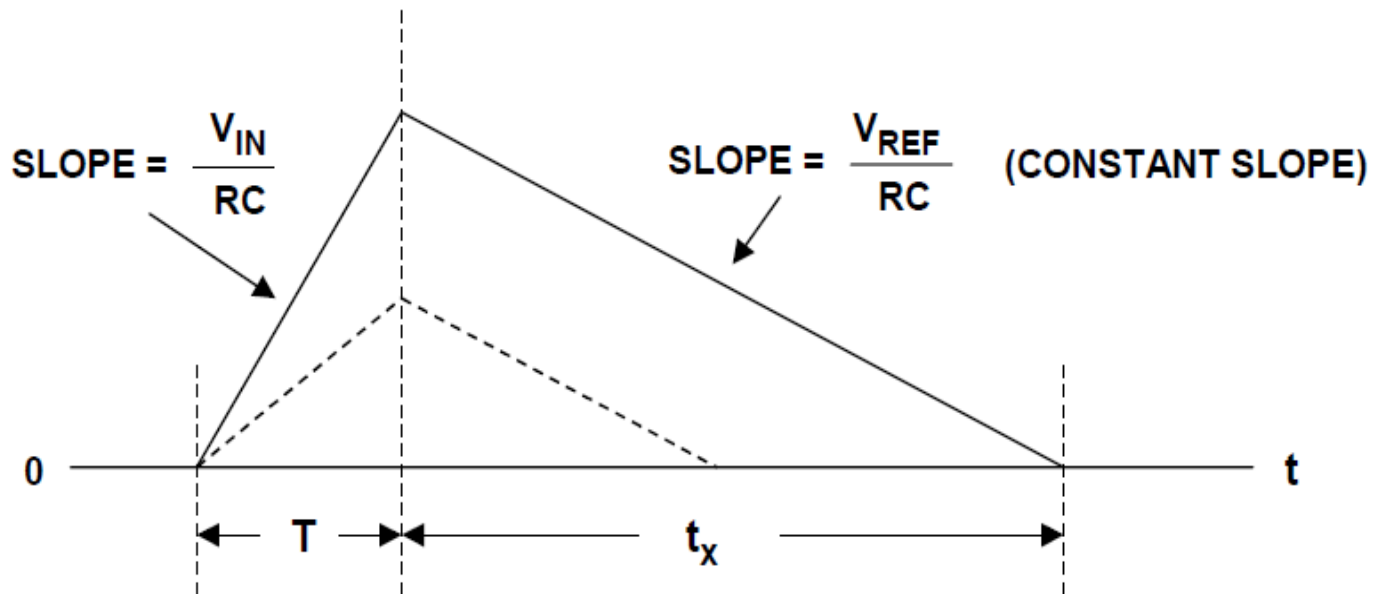
Dezavantaje

- SAR ADC de rezolutie mare sunt lente
- Viteza limitata ~ 10 Msps

Slope (integrating) ADC

SINGLE SLOPE ADC





$$\frac{V_{IN}}{RC} T = \frac{V_{REF}}{RC} t_x$$

$$t_x = \frac{V_{IN}}{V_{REF}} T$$

HIGH NORMAL MODE REJECTION AT MULTIPLES OF $\frac{1}{T}$

Figure 6.81: Dual Slope ADC Integrator Output Waveforms

- Semnalul de intrare este aplicat unui integrator; în același timp, este pornit un contor, numărând impulsuri de ceas. După o perioadă predeterminată de timp (T), o tensiune de referință având o polaritate opusă este aplicată integratorului. În acea clipă, sarcina acumulată pe condensatorul de integrare este proporțională cu valoarea medie a tensiunii de intrare pe intervalul T . Integrarea referinței este o rampă opusă care are o pantă de V_{REF} / RC . În același timp, contorul numără din nou de la zero. Când ieșirea integratorului ajunge la zero, număratorul este oprit și circuitul analogic este resetat.
- Deoarece sarcina încarcată în C este proporțională cu $V_{IN} \cdot T$ și egală cu cantitatea de sarcină descarcată care este proporțională cu $V_{REF} \cdot t_x$, atunci contorizările relative la scala totală este proporțională cu t_x / T sau V_{IN} / V_{REF} .
- Dacă ieșirea contorului este un număr binar, va fi deci o reprezentare binară a tensiunii de intrare.
- Integrarea cu două pante are multe avantaje.
- *Precizia de conversie este independentă atât de capacitate, cât și de frecvența ceasului, deoarece ele afectează atât panta ascendentă, cât și panta descendentă cu același raport.*

Dual Slope ADC

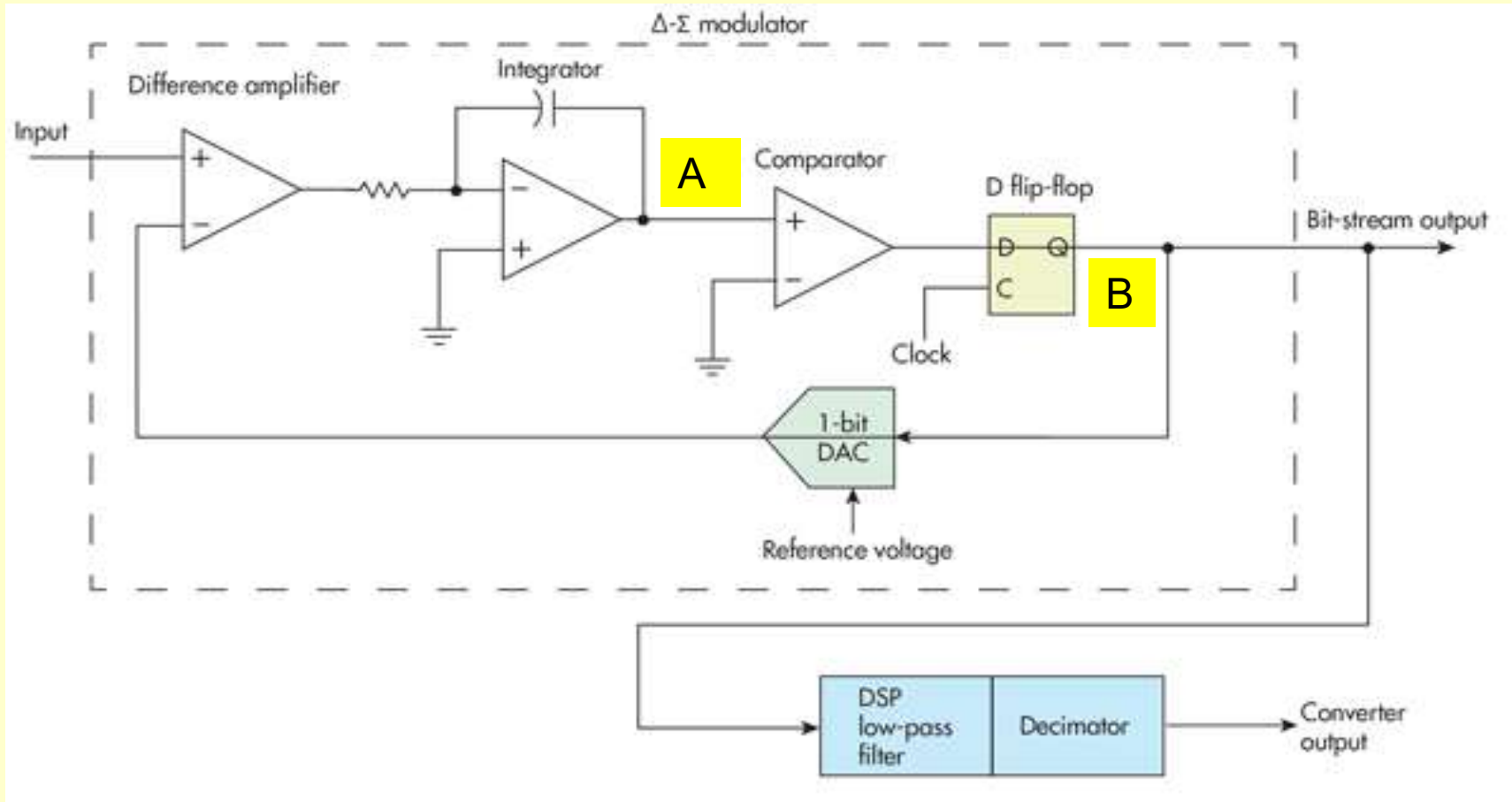
Avantaje

- Semnalul de intrare este mediat
- Imunitate mare la zgomot fata de alte ADC
- Acuratete mare

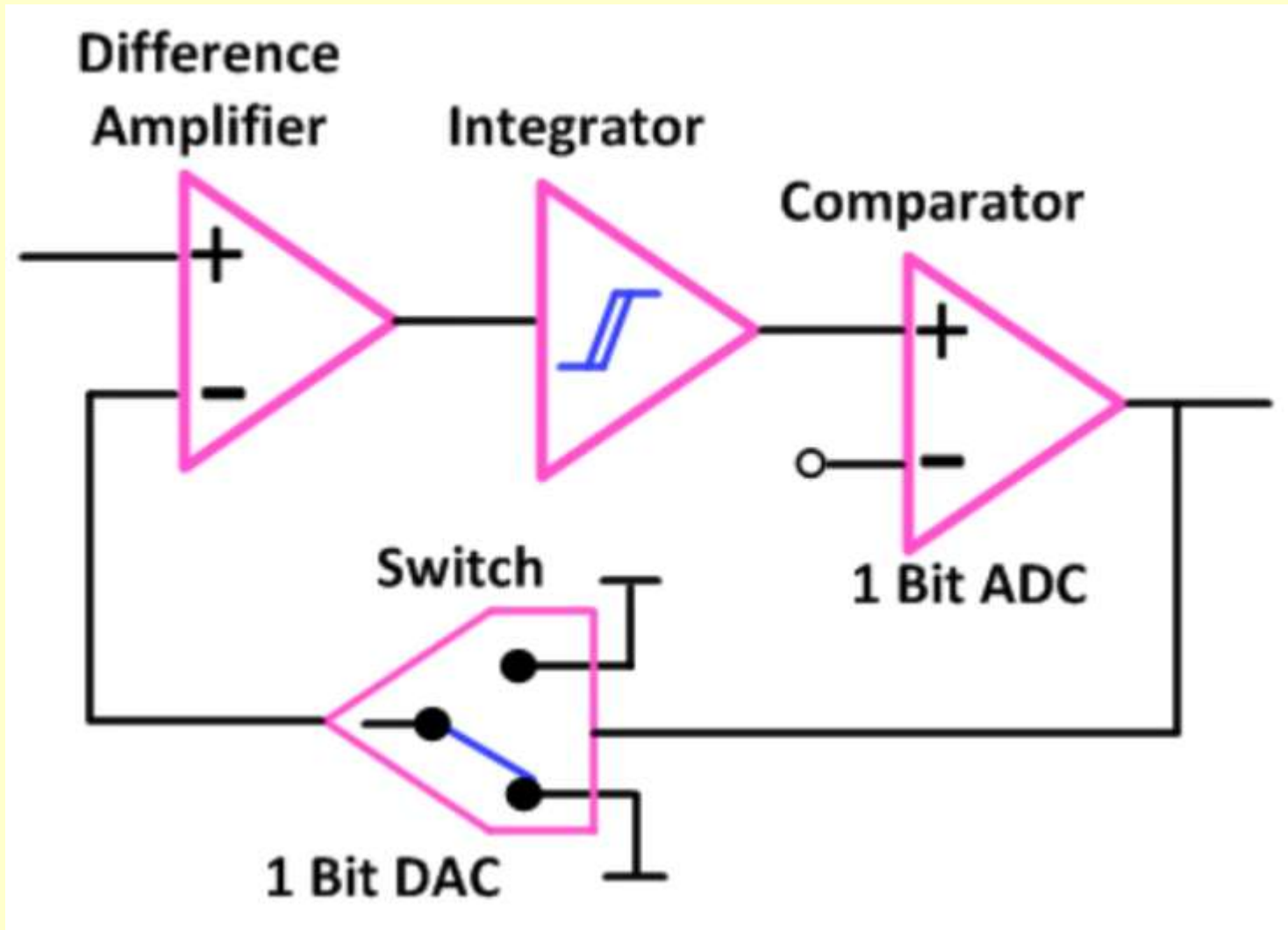
Dezavantaje

- Lent
- Necesita componente externe de mare precizie pentru a atinge acuratete mare
- Scump

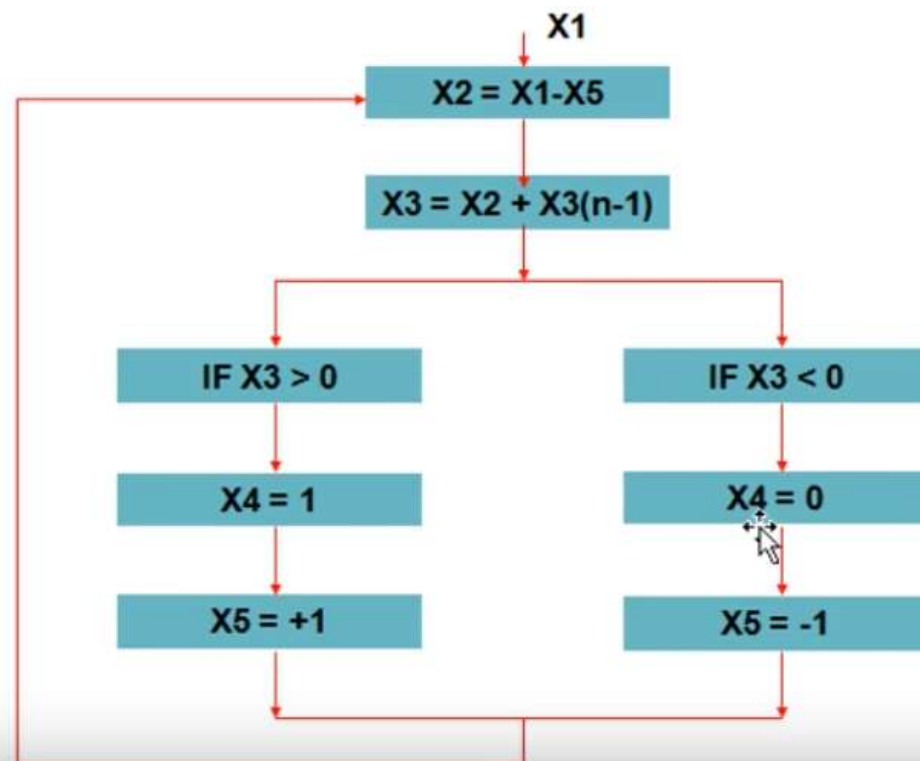
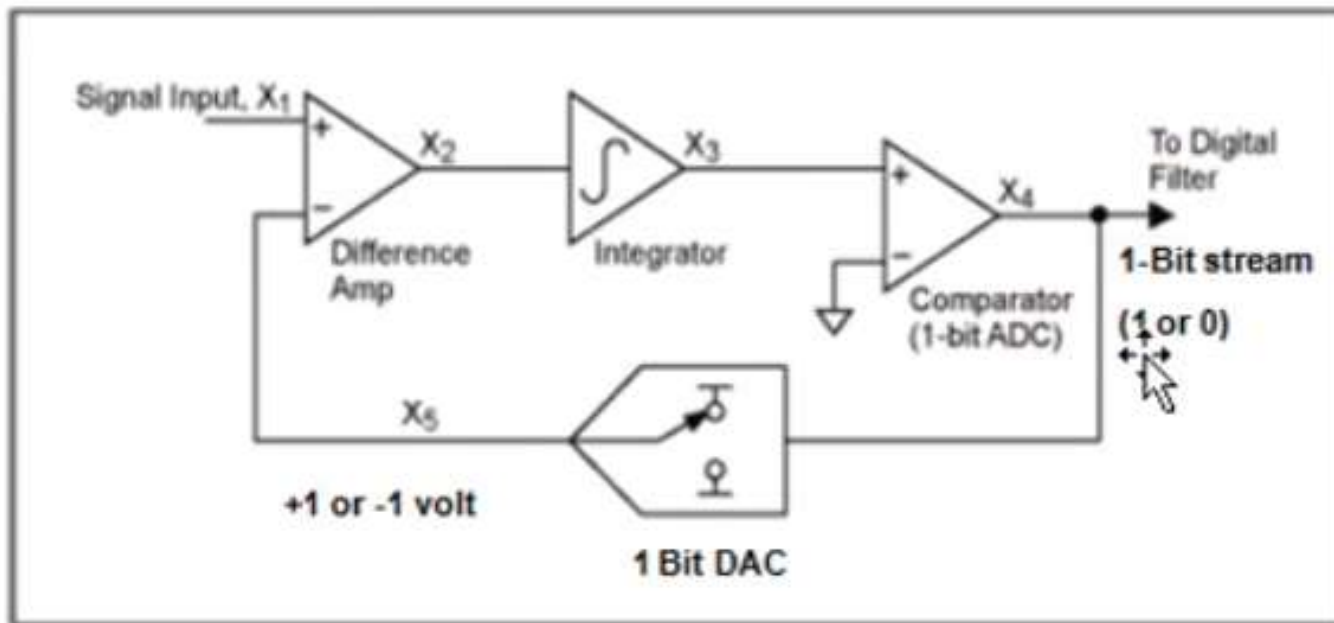
$\Delta\Sigma$ ADC

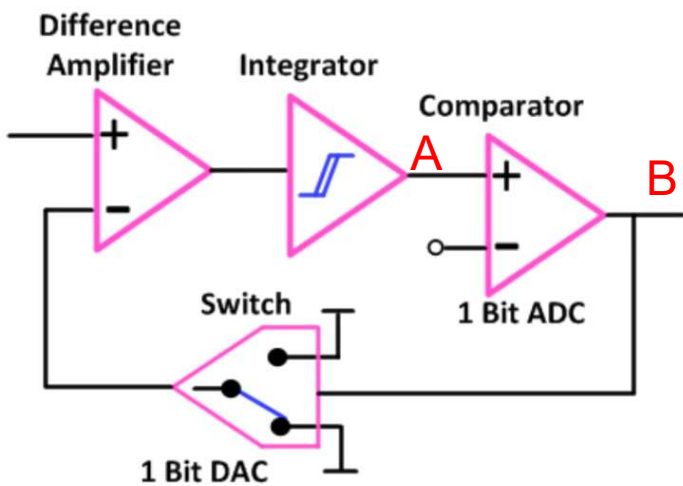


- Circuitul principal al unui convertor $\Delta\Sigma$, așa cum se vede este modulatorul.
- Semnalul de intrare este aplicat unui amplificator diferențial care scade ieșirea unui DAC
- Valoarea diferenței este apoi integrată, iar rezultatul de ieșire este comparat cu 0
- Comparatorul setează/ resetează bistabilul D
- Ieșirea bistabilului este trimisă la un DAC de 1 bit a cărei ieșire este fie tensiunea de referință $+V_{ref}$ fie $-V_{ref}$



Modulator $\Delta\Sigma$

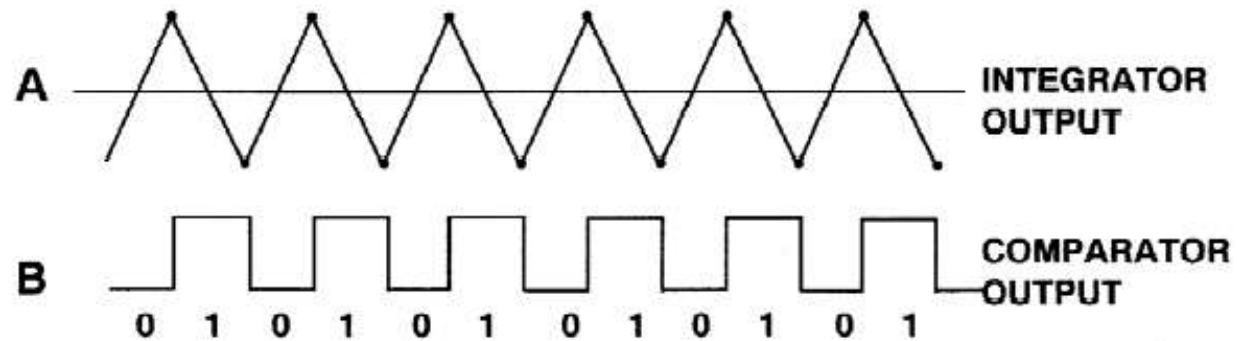




$$V_{IN} = 0V$$

$$= \frac{2}{4}$$

$$= \frac{4}{8}$$



$$V_{IN} = + \frac{V_{ref}}{2}$$

$$= \frac{3}{4}$$

$$= \frac{6}{8}$$

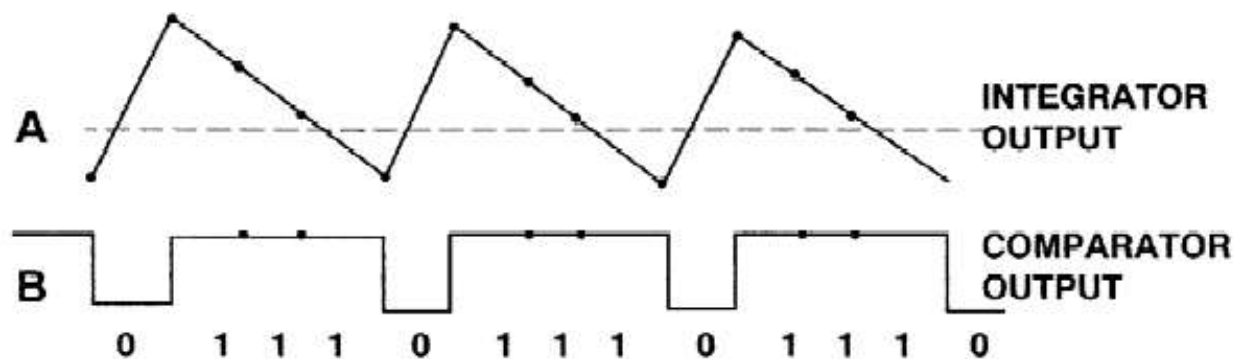
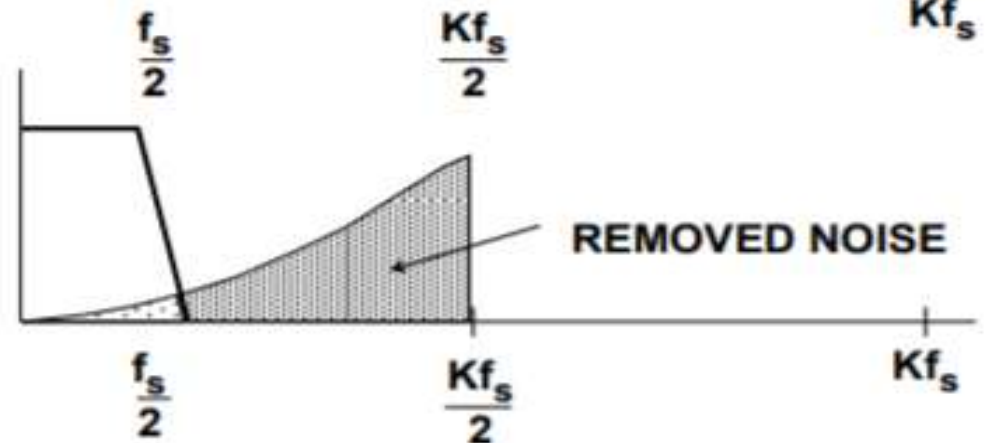
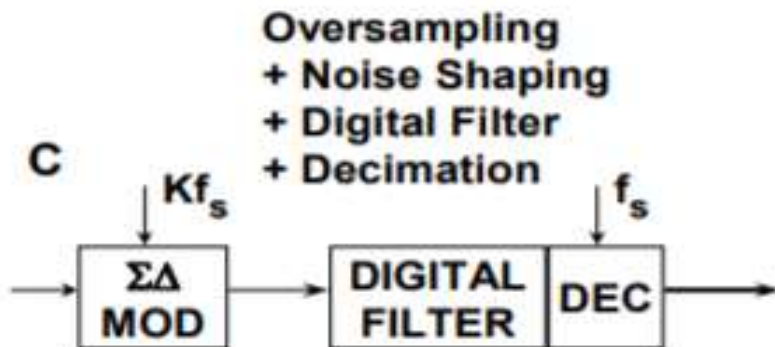
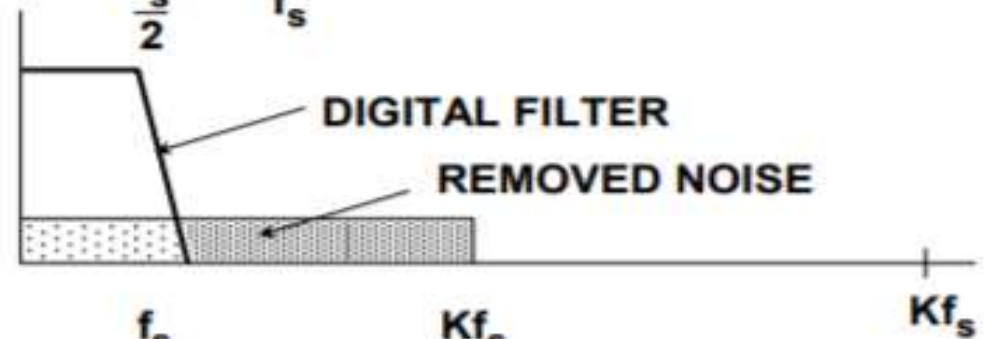
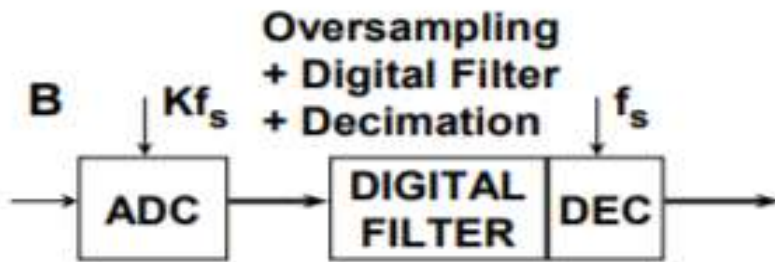
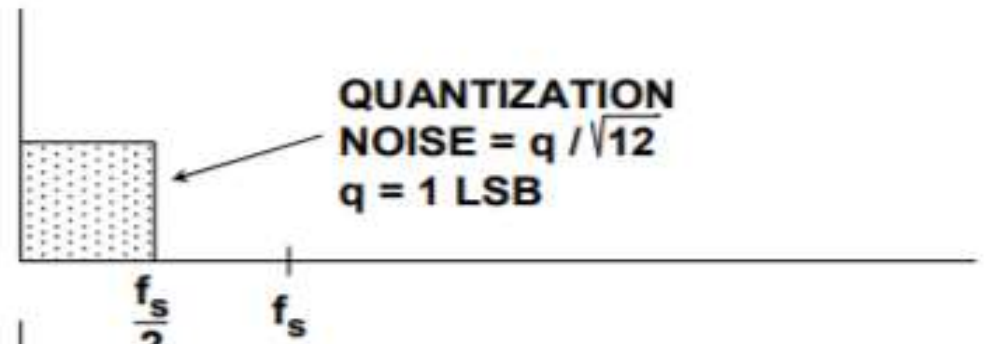
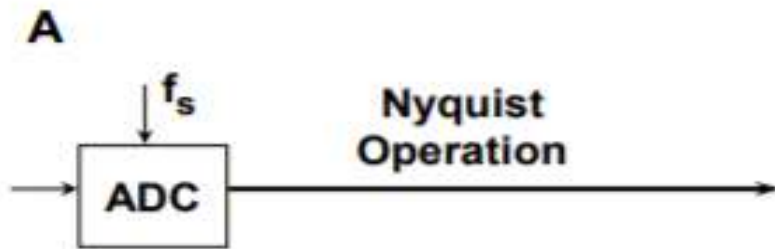


Figure 5: Sigma-Delta Modulator Waveforms

Supraesantionare, filtrare digitala, formare zgomot si decimare



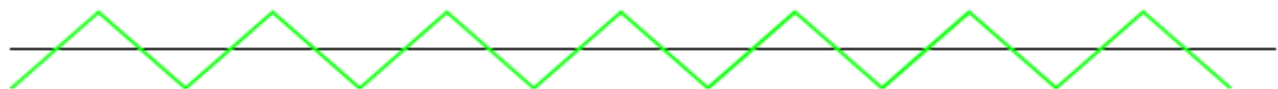
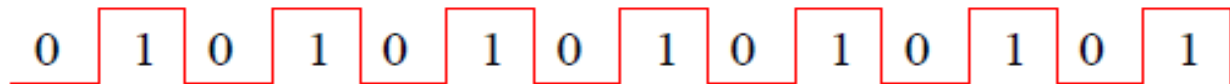
$\Delta\Sigma$ ADC

- Această ieșire a comparatorului produce o serie de semnale binare (0/1) a căror densitate este proporțională cu nivelul tensiunii de intrare. Fiecare impuls de ceas generează un eșantion de intrare și un bit de ieșire serială. CLK este de obicei mult mai mare decât conținutul de frecvență al semnalului de intrare, care este altfel denumit supraesantionare (oversampling).
- În această forma, ieșirea serială nu este utilă. În schimb, este prelucrată în continuare printr-un filtru digital trece jos și un circuit numit decimator.
- Rezultatul este o secvență de cuvinte de lungime fixă de biți reprezentând eșantioane ale semnalului de intrare care urmează să fie digitizat. Filtrul digital și decimatorul sunt de obicei integrate ca o unitate într-un CI.
- O caracteristică-cheie a ADC $\Delta\Sigma$ este filtrul trece-jos care elimină în esență cea mai mare parte a zgomotului de cuantizare de înaltă frecvență, generat de procesul de eșantionare. Procesul de decimare reduce numărul de cuvinte de ieșire generate cu un factor numit raport de decimare. Raportul de decimare determină numărul de eșantioane de la modulator care sunt mediate împreună pentru a obține fiecare cuvânt de ieșire. De obicei, cu cât este mai mare rezoluția, cu atât este mai mică rata de ieșire a cuvântului.

#

*$\Delta\Sigma$ converter operation with
0 volt analog input*

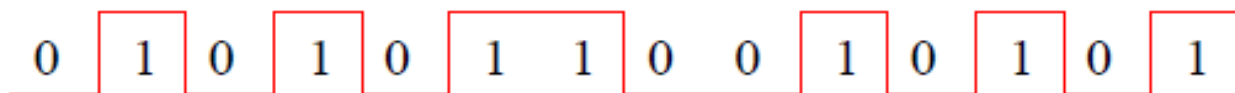
Flip-flop output



Integrator output

*$\Delta\Sigma$ converter operation with
small negative analog input*

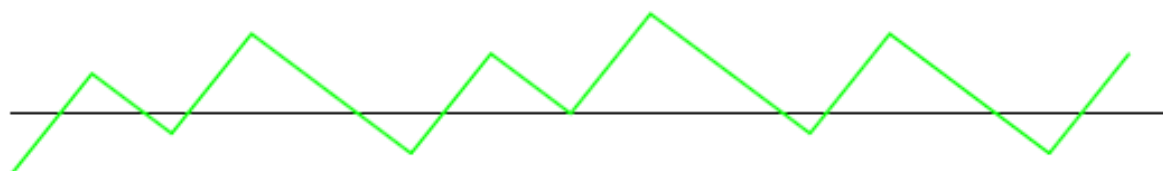
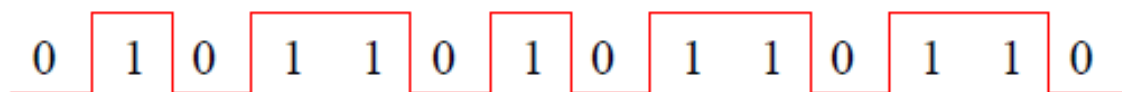
Flip-flop output



Integrator output

$\Delta\Sigma$ converter operation with medium negative analog input

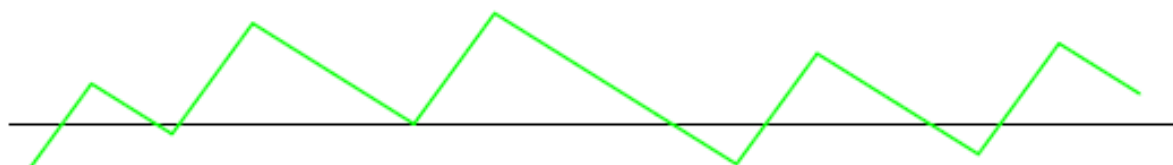
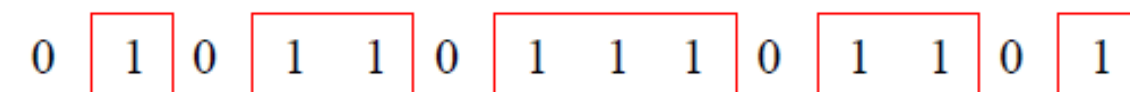
Flip-flop output



Integrator output

$\Delta\Sigma$ converter operation with large negative analog input

Flip-flop output



Integrator output

$\Delta\Sigma$ ADC

Avantaje

- Rezolutie mare
- Nu necesita componente externe de precizie

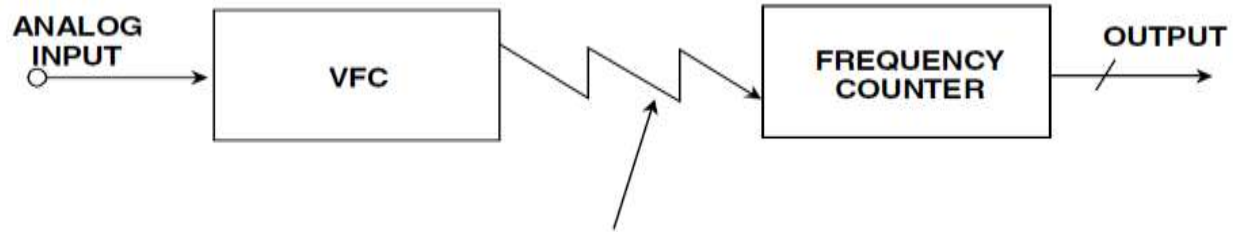
Dezavantaje

- Lent datorita oversampling-ului
- Numai ptr. banda joasa
- Complex

<https://www.analog.com/media/en/training-seminars/tutorials/MT-022.pdf>

<https://www.analog.com/media/en/training-seminars/tutorials/MT-023.pdf>

Voltage/frequency converters



- ◆ CONNECTION NEED NOT BE DIRECT
- ◆ CIRCUIT IS IDEAL FOR TELEMTRY

Figure 6.74: Voltage-to-Frequency Converter (VFC) and Frequency Counter Make a Low Cost, Versatile, High-Resolution ADC

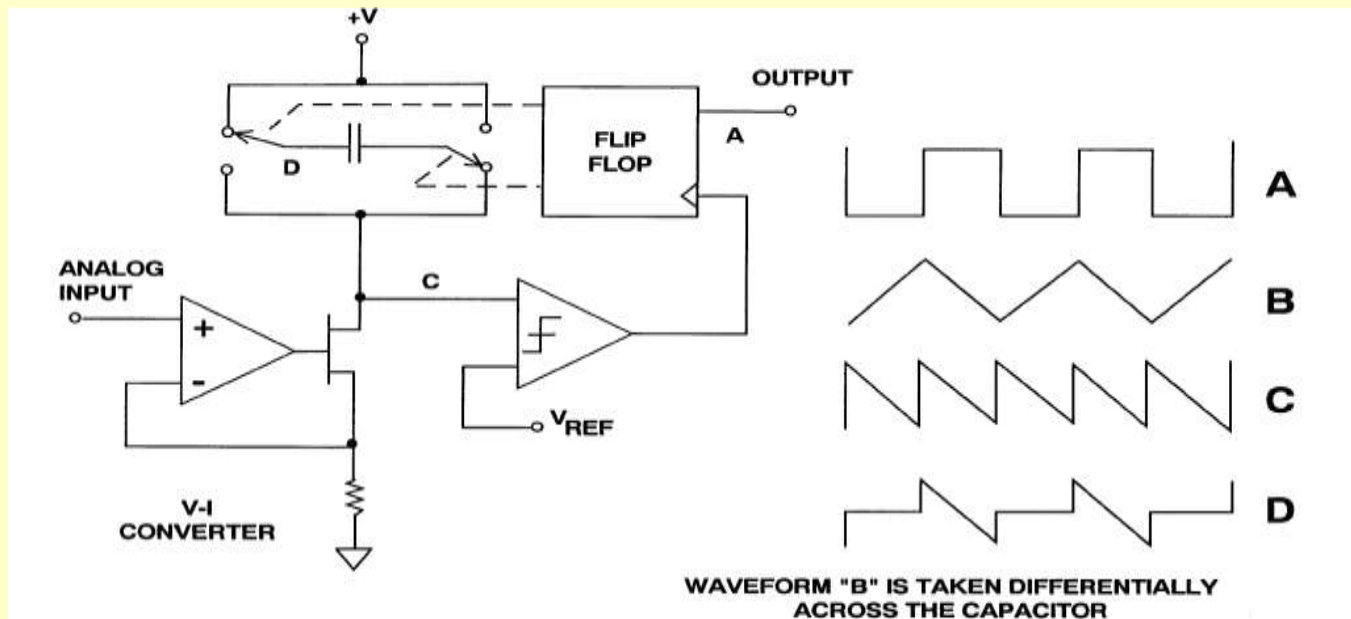
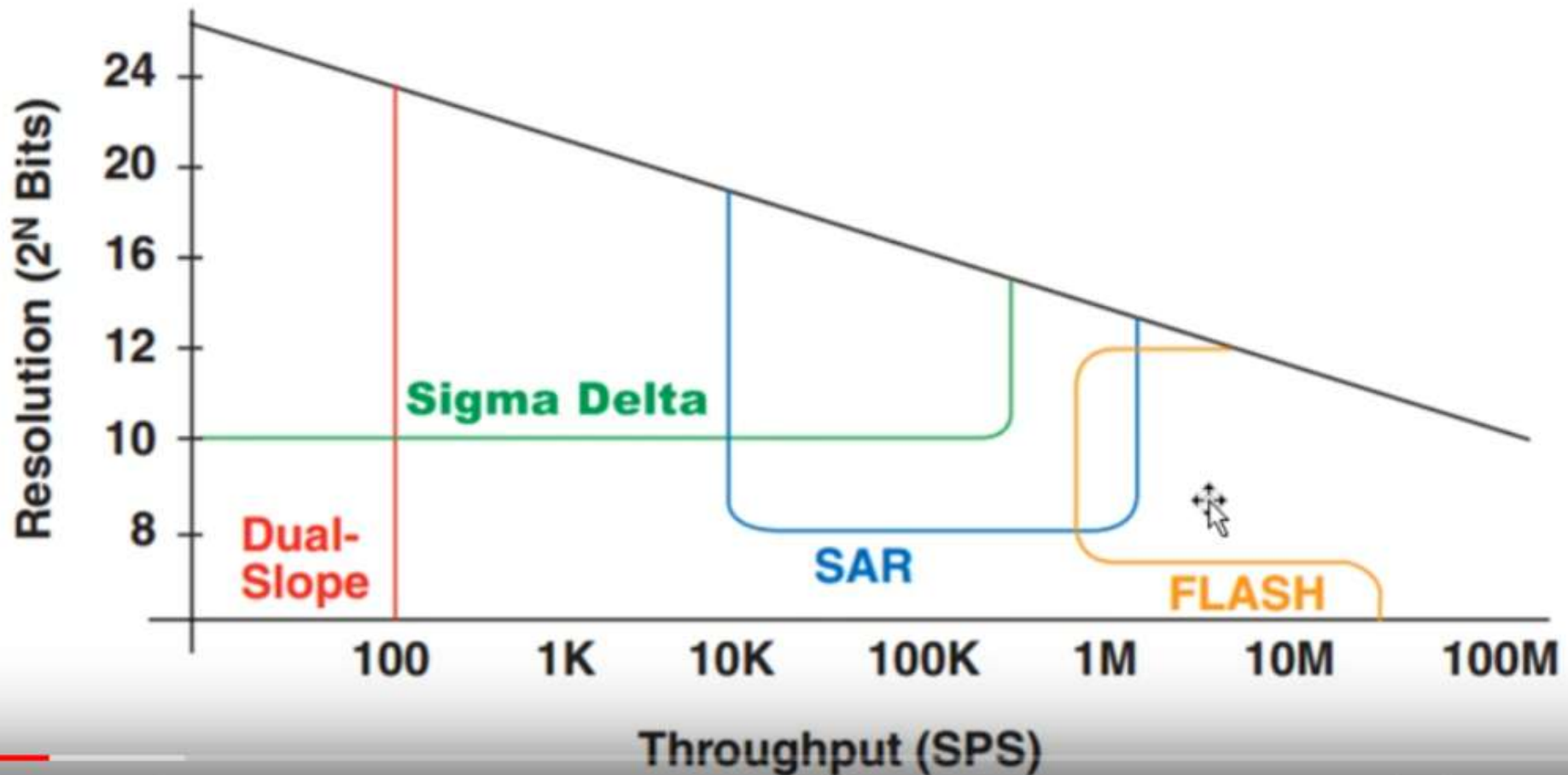


Figure 6.75: A Current Steering VFC

TABLE 1 : PRIMARY CHARACTERISTICS OF MAIN ADC TYPES

Type of ADC	Resolution (max. bits)	Conversion rate (max.)
Dual slope	12-20	100 samples/s
Successive approximation	8-18	10 Msamples/s
Flash	4-12	10 Gsamples/s
Pipeline	8-16	1 Gsample/s
Delta-sigma	8-32	1 Msample/s

Architecture vs. Bits and Bandwidth



Caracteristici ale ADC

Rezoluție: Rezoluția este numărul de biți de ieșire posibili pe care un ADC le poate genera pe conversie. Rezoluția este, de asemenea, cea mai mică creștere analogică corespunzătoare unei modificări a unui convertor LSB. În plus, rezoluția analogică determină cel mai mic semnal de intrare analogic care poate fi reprezentat.

Precizia: în ceea ce privește rezoluția, arată cât de aproape este o ieșire a convertorului ca să reprezinte rezoluția maximă teoretică posibilă. Precizia unui ADC este determinată de zgomotul de cuantizare, de neliniaritățile în funcția de transfer și de sursele suplimentare de zgomot în ADC.

Viteza de eșantionare: Viteza de eșantionare este numărul maxim de conversii care pot fi făcute pe secundă. De ex. un ADC poate fi capabil să producă 10 Msamples / s. Viteza de eșantionare este legată de timpul de conversie sau de perioada de timp necesară pentru a obține o conversie. Timpul de conversie sau viteza unui ADC de 10 Msamples/s este de 100ns

Zgomotul de cuantizare: este o tensiune nedorită adăugată semnalului de intrare - este eroarea care apare în timpul conversiei. Mai precis, este un semnal de zgomot în formă de fierăstrău, care este diferența dintre valoarea reală de intrare și tensiunea reprezentată de codurile digitale posibile în convertor. Valoarea zgomotului de vârf este valoarea analogică corespunzătoare rezoluției ($\pm 1/2$ LSB). Această valoare este $V_{\text{LSB}} = V_{\text{R}}/2^N$, unde V_{R} este tensiunea de referință a convertorului. Zgomotul de cuantizare se reduce odată cu creșterea rezoluției

Analog to Digital Conversion [ADC]

<http://www.onmyphd.com/?p=analog.digital.converter>

<https://www.analog.com/en/technical-articles/understanding-pipelined-adcs.html>

